

MANUFACTURE OF SEMICONDUCTOR DEVICE, SEMICONDUCTOR MANUFACTURING APPARATUS, AND SEMICONDUCTOR DEVICE

Patent Number: JP11145131
Publication date: 1999-05-28
Inventor(s): NAGAMINE MAKOTO; ITO HITOSHI
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP11145131
Application Number: JP19980068916 19980318
Priority Number(s):
IPC Classification: H01L21/316; H01L27/115; H01L21/8247; H01L29/788; H01L29/792
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To form a silicon oxide film having a high breakdown durability at a low temperature, by supplying to a silicon layer an oxidizing source gas composed mainly of oxygen atom radicals whose excited state is in a singlet state, and oxidizing the surface of the silicon layer.

SOLUTION: A trench formed in the surface of a p-type silicon substrate 101 is buried by filling its inside with a silicon oxide film 102, and an element isolating region is formed. On the surface, n-type impurity diffused layers of high impurity concentrations as a source region 105 and a drain region 106 are formed. Besides, a floating gate electrode 1041 composed of a polysilicon film containing arsenic is formed interposing a tunnel oxide film 1031, and on it a control electrode 1042 is formed interposing an intergate-electrode insulating film 1032. It becomes possible to form a tunnel oxide film at a low temperature, by exposing a silicon substrate to an atmosphere (550 deg.C or higher) where the concentration of active species having high oxidizing forces and optimum for oxidation is made higher selectively, in a tunnel-oxide-film forming process.

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-145131

(43) 公開日 平成11年(1999) 5月28日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 21/316
27/115
21/8247
29/788
29/792H 0 1 L 21/316 A
27/10 4 3 4
29/78 3 7 1

審査請求 未請求 請求項の数40 O L (全 40 頁)

(21) 出願番号 特願平10-68916

(22) 出願日 平成10年(1998) 3月18日

(31) 優先権主張番号 特願平9-65191

(32) 優先日 平 9 (1997) 3月18日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平9-239599

(32) 優先日 平 9 (1997) 9月4日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 長嶺 真

神奈川県横浜市磯子区新杉田町 8 番地 株
式会社東芝横浜事業所内

(72) 発明者 伊藤 仁

神奈川県横浜市磯子区新杉田町 8 番地 株
式会社東芝横浜事業所内

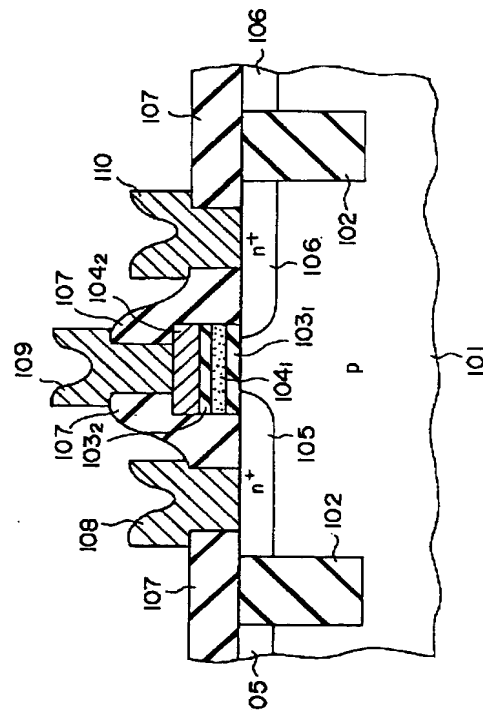
(74) 代理人 弁理士 鈴江 武彦 (外 6 名)

(54) 【発明の名称】 半導体装置の製造方法及び半導体製造装置、及び半導体装置

(57) 【要約】

【課題】 高絶縁破壊耐性のシリコン酸化膜を低温で形成できる半導体装置の製造方法及び半導体製造装置並びにこれらによって製造された半導体装置を提供すること。

【解決手段】 半導体装置の製造方法は、550℃を越える温度において酸素活性種を含む雰囲気中で半導体層の表面を酸化して酸化膜を形成する工程を備えた。また、他の半導体装置の製造方法は、酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程と、前記酸化膜を除去して前記半導体の表面を露出させる工程とを備えた。更に他の半導体装置の製造方法は、励起状態が一重項状態の酸素原子ラジカルを主成分とする酸化源ガスをシリコン層に供給し、その表面を酸化してシリコン酸化膜を形成する。



【特許請求の範囲】

【請求項 1】 550℃を越える温度において酸素活性種を含む雰囲気で半導体層の表面を酸化して酸化膜を形成する工程を備えたことを特徴とする半導体装置の製造方法。

【請求項 2】 請求項 1 に記載の半導体装置の製造方法において、前酸素活性種を含む雰囲気は酸素原子を有する分子を含むガスのプラズマ雰囲気を有することを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 に記載の半導体装置の製造方法において、前記酸素活性種を含む雰囲気はオゾン分子を備えたことを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 1 に記載の半導体装置の製造方法において、前記酸素活性種は酸素原子を有する分子を含むガスに対する光照射によって生成することを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 1 に記載の半導体装置の製造方法において、前記酸素活性種は酸素原子を有する分子を含むガスに金属あるいは金属酸化物を晒して生成することを特徴とする半導体装置の製造方法。

【請求項 6】 550℃を越える温度において酸素活性種を含む雰囲気で半導体層の表面を酸化して酸化膜を形成することを特徴とする半導体製造装置。

【請求項 7】 請求項 6 に記載の半導体製造装置において、前記酸素活性種を含む雰囲気は酸素原子を有する分子を含むガスのプラズマ雰囲気を有することを特徴とする半導体製造装置。

【請求項 8】 請求項 6 に記載の半導体製造装置において、前記酸素活性種を含む雰囲気はオゾン分子を有することを特徴とする半導体製造装置。

【請求項 9】 請求項 6 に記載の半導体製造装置において、前記酸素活性種は酸素原子を有する分子を含むガスに対する光照射によって生成することを特徴とする半導体製造装置。

【請求項 10】 請求項 6 に記載の半導体製造装置において、前記酸素活性種は酸素原子を有する分子を含むガスに金属あるいは金属酸化物を晒して生成することを特徴とする半導体製造装置。

【請求項 11】 酸素活性種を含む雰囲気中半導体の表面を酸化して酸化膜を形成する工程と、前記酸化膜を除去して前記半導体の表面を露出させる工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項 12】 請求項 11 に記載の半導体装置の製造方法において、前記露出した半導体の表面を酸化または窒化して絶縁膜を形成する工程を更に具備することを特徴とする半導体装置の製造方法。

【請求項 13】 請求項 11 に記載の半導体装置の製造方法において、前記露出した半導体の表面に絶縁膜を堆積する工程を更に具備することを特徴とする半導体装置の製造方法。

【請求項 14】 請求項 11 に記載の半導体装置の製造方法において、前記露出した半導体の表面に導電膜を堆積する工程を更に具備することを特徴とする半導体装置の製造方法。

【請求項 15】 請求項 11 に記載の半導体装置の製造方法において、前記露出した半導体の表面に該半導体と所望の金属とを主成分とする層を形成する工程を更に具備することを特徴とする半導体装置の製造方法。

【請求項 16】 請求項 11 ～請求項 15 に記載の半導体装置の製造方法において、前記酸素活性種を含む半導体で半導体の表面を酸化して第 1 の酸化膜を形成する工程と、この第 1 の酸化膜を除去して前記半導体の表面を露出させる工程とともに、半導体の表面を酸化して第 2 の酸化膜を形成する工程と、この第 2 の酸化膜を除去して前記半導体の表面を露出させる工程とを 1 回以上行うことを特徴とする半導体装置の製造方法。

【請求項 17】 請求項 11 ～請求項 16 に記載の半導体装置の製造方法において、前記酸化膜を除去して前記半導体の表面を露出させる工程は気相雰囲気中で酸化膜を除去する工程を更に備えたことを特徴とする半導体装置の製造方法。

【請求項 18】 請求項 17 に記載の半導体装置の製造方法において、前記気相雰囲気は F 原子、Cl 原子、Br 原子、I 原子の中の 1 種以上を有する分子あるいは活性種を含む気相雰囲気を有することを特徴とする半導体装置の製造方法。

【請求項 19】 酸素活性種を含む雰囲気中半導体の表面を酸化して酸化膜を形成する工程と、この酸化膜を除去して前記半導体の表面を露出させる工程とを少なくとも外気に晒さないで連続的に行うことを特徴とする半導体製造装置。

【請求項 20】 請求項 19 に記載の半導体製造装置において、少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面を酸化または窒化して絶縁膜を形成する工程を更に具備することを特徴とする半導体製造装置。

【請求項 21】 請求項 19 に記載の半導体製造装置において、少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に絶縁膜を堆積する工程を更に具備することを特徴とする半導体製造装置。

【請求項 22】 請求項 19 に記載の半導体製造装置において、少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に導電膜を堆積する工程を更に具備することを特徴とする半導体製造装置。

【請求項 23】 請求項 19 に記載の半導体製造装置において、少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に該半導体と所望の金属とを主成分とする層を形成する工程を具備することを特徴とする半導体製造装置。

【請求項 24】 前記酸素活性種を含む雰囲気中半導体

の表面を酸化して第 1 の酸化膜を形成する工程とこの第 1 の酸化膜を除去して前記半導体の表面を露出させる工程とともに、半導体の表面を酸化して第 2 の酸化膜を形成する工程と、この第 2 の酸化膜を除去して前記半導体の表面を露出させる工程とを 1 回以上、少なくとも外気に晒さないで連続的に行うことを特徴とする半導体製造装置。

【請求項 2 5】 請求項 1 9 ～請求項 2 4 に記載の半導体製造装置において、前記酸化膜を除去して前記半導体の表面を露出させる工程は気相雰囲気中で酸化膜を除去する工程を有することを特徴とする半導体製造装置。

【請求項 2 6】 請求項 2 5 に記載の半導体製造装置において、前記気相雰囲気は F 原子、C l 原子、B r 原子、I 原子の中の 1 種以上を有する分子あるいは活性種を含む気相雰囲気を有することを特徴とする半導体製造装置。

【請求項 2 7】 請求項 1 1 ～請求項 1 6 に記載の半導体装置の製造方法において、前記酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程は、5 5 0℃を越える温度で行うことを特徴とする半導体装置の製造方法。

【請求項 2 8】 請求項 1 9 ～請求項 2 4 に記載の半導体製造装置において、前記酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程は、5 5 0℃を越える温度で行うことを特徴とする半導体製造装置。

【請求項 2 9】 請求項 1 ～請求項 5 および請求項 1 1 ～請求項 1 6 に記載の半導体装置の製造方法において、前記酸素活性種は励起状態が一重項状態の酸素原子ラジカルを主成分とすることを特徴とする半導体装置の製造方法。

【請求項 3 0】 請求項 6 から請求項 1 0 および請求項 1 9 ～請求項 2 4 に記載の半導体製造装置において、前記酸素活性種は励起状態が一重項状態の酸素原子ラジカルを主成分とすることを特徴とする半導体製造装置。

【請求項 3 1】 励起状態が一重項状態の酸素原子ラジカルを主成分とする酸化源ガスをシリコン層に供給し、その表面を酸化してシリコン酸化膜を形成することを特徴とする半導体装置の製造方法。

【請求項 3 2】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、酸素源ガスに波長 1 7 5 n m 以下の光を照射して、前記一重項状態の酸素原子ラジカルを生成することを特徴とする半導体装置の製造方法。

【請求項 3 3】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、酸素原子を有する分子を含むガスのプラズマ雰囲気に波長 1 7 5 n m 以下の光を照射して、前記一重項状態の酸素原子ラジカルを生成することを特徴とする半導体装置の製造方法。

【請求項 3 4】 請求項 3 3 に記載の半導体装置の製造

方法において、前記プラズマ雰囲気は、プラズマ発生領域と酸化領域とに分かれていることを特徴とする半導体装置の製造方法。

【請求項 3 5】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、酸素原子を有する分子を含むガス雰囲気に、前記一重項状態の酸素原子ラジカルの生成効率が三重項状態の酸素原子ラジカルのそれよりも高くなる波長の光を照射して、前記一重項状態の酸素原子ラジカルを生成することを特徴とする半導体装置の製造方法。

【請求項 3 6】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、前記一重項状態の酸素原子ラジカルを含む酸化源ガスは、前記一重項状態の酸素原子ラジカルを三重項状態の酸素原子ラジカルに失活させる反応の速度定数が温度 2 9 8 K において $4 \times 10^{11} \text{ cm}^3 \text{ mol}^{-1} \text{ s}^{-1}$ 未満となるガス分子を含むことを特徴とする半導体装置の製造方法。

【請求項 3 7】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、一酸化二窒素ガスを含む雰囲気に波長 3 4 1 n m 以下の光を照射して、前記一重項状態の酸素原子ラジカルを生成することを特徴とする半導体装置の製造方法。

【請求項 3 8】 請求項 2 8、請求項 3 1 に記載の半導体装置の製造方法において、前記酸化源ガス中の酸素分子の分圧を 1 0 T o r r 以下、酸化温度を 5 5 0℃以下の条件で前記酸化を行なうことを特徴とする半導体装置の製造方法。

【請求項 3 9】 5 5 0℃を越える温度において酸素活性種を含む雰囲気中で半導体層の表面を酸化して形成された酸化膜を有し、前記半導体層と前記酸化膜との界面が原子レベルの平坦度を有することを特徴とする半導体装置。

【請求項 4 0】 励起状態が一重項状態の酸素原子ラジカルを主成分とする酸化源ガスが供給されたシリコン層の表面を酸化して形成されたシリコン酸化膜を有し、前記シリコン層と前記シリコン酸化膜との界面が原子レベルの平坦度を有することを特徴とする半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は半導体装置及びその製造方法、特にシリコン酸化膜の形成方法に特徴がある半導体製造装置及び半導体の製造方法に関する。

【0 0 0 2】

【従来の技術】 低コスト、高信頼性かつ高速書き込み特性を特徴とする N A N D 型 E E P R O M が、磁気メモリの代替品として注目されている。N A N D 型 E E P R O M においては、電荷を蓄積するための電極（フローティングゲート電極）と、フローティングゲート電極に電荷を出し入れするための電界を形成するための電極（コントロールゲート電極）の 2 つの電極を有している。

【0003】この種の半導体メモリにおいては、コントロールゲート電極に高い電圧を印加して、基板からゲート酸化膜を介してフローティングゲート電極に電子を出し入れすることで、電氣的な書き込みおよび消去を行っている。

【0004】基板とフローティングゲート電極の間の電子の出し入れは、Fowler-Nordheimトンネル機構を利用して行われるため、基板とフローティングゲート電極の間のゲート酸化膜はトンネル酸化膜と呼ばれている。

【0005】トンネル酸化膜において重要なことは、絶縁破壊に至るまでの通過電子総量 (Q_{bd}) を、通常の MOS トランジスタのそれよりも大きくしなければならないことである。その理由はトンネル酸化膜に高電界を印加して電子を出し入れしてメモリを使用するため、 Q_{bd} が小さいと信頼性が低下したり、寿命が短くなるからである。それと同時に、トンネル酸化膜に高電界を印加することで低電界でのリーク電流が増加してしまう、いわゆる、ストレス誘起リーク電流を低減しなくてはならない。

【0006】従来より用いられてきた代表的なトンネル酸化膜の形成方法としては、乾燥酸素雰囲気中にシリコン基板を晒して加熱する、熱酸化法がある。熱酸化法によって形成される熱酸化膜の膜質は、酸化膜形成温度（酸化温度）、非酸化性ガス雰囲気での熱処理（アニール）温度、アニール時間、昇降温速度のような酸化プロセス条件によって変化することが知られており、それらプロセス条件の工夫によって酸化膜の絶縁破壊耐性を向上させる試みが続けられている。しかし、将来必要とされる絶縁破壊耐性を満たす熱酸化膜は得られていない。

【0007】一方、半導体装置の製造コスト削減および半導体製造装置の簡略化の観点から、酸化温度の低温化が求められている。従来の熱酸化法では、必要な酸化速度を得るため、基板温度を高温（例えば 1000℃）まで高速で昇降温する方法が開発されている。しかし、そのような高温に耐える装置はコストが高く、また昇降温が高速なために基板にかかる熱ストレスが大きいという問題がある。

【0008】以上に述べた、トンネル酸化膜の絶縁破壊耐性向上および酸化温度の低温化という要求を満たす酸化膜の形成方法の候補としては、酸素ラジカルやオゾンといった酸素活性種雰囲気による酸化方法がある。

【0009】酸素ラジカルによる酸化方法は、これまで、酸化温度の低温化の観点から開発が進められてきた。例えば、木村、藤迫、応用物理第 56 巻 64～69 ページ（1987 年）によると、580℃の酸素ラジカル雰囲気中の酸化により、熱酸化膜と同等の絶縁耐圧を有する酸化膜が得られている。

【0010】また、十分な酸化膜形成速度と、熱酸化膜と同等の特性のシリコン基板-酸化膜界面とを低温で得るため、酸素ラジカル雰囲気でシリコン基板表面に薄膜

の酸化膜を形成し、その上に化学的気相堆積 (CVD) 法によって酸化膜を形成する方法が、G. Lucovsky, Y. Ma, T. Yasuda, C. Silvestre, J. R. Hauser, Jpn. J. Appl. Phys. 第 31 巻 4387～4395 ページ (1992 年) に報告されている。

【0011】しかしながら、熱酸化膜を上回る絶縁破壊耐性の酸素ラジカル酸化膜はいまだ報告されていない。この原因としては、これまで酸化に用いられてきた酸素ラジカル雰囲気は、様々な励起状態の活性種の混合物であったことが考えられる。

【0012】酸素ラジカル発生手段としては、これまで、減圧酸素ガス雰囲気でのマイクロ波放電、平行平板プラズマ放電、電子サイクロトロン共鳴プラズマ放電などが用いられてきた。これら放電の代替手段として、酸化性ガスに励起光を照射する方法も、提案されている。

【0013】しかしながら、これらいずれの方法も、酸化工程に最適な活性種が選択的に形成されるわけではなく、種々の活性種（例えば、様々な電子励起状態の酸素原子・酸素分子、酸素原子の正・負イオン、酸素分子の正・負イオン）が雰囲気中に同時に形成される。

【0014】酸化工程に不適切な活性種は、例えば酸化に最適な活性種と反応したり、酸化膜表面に吸着する。このような不適切な活性種による反応や吸着は、酸化に最適な活性種の酸化膜への供給の阻害、酸化膜の絶縁破壊耐性の劣化、酸化速度の低下などの原因となる。

【0015】オゾンによる酸化方法については、酸化温度の低温化とともに、酸化膜の絶縁破壊耐性の向上も報告されている（例えば、高崎、第 4 回半導体専門講習会予稿集（1995 年））。

【0016】オゾン酸化による絶縁耐性向上の原因としては、オゾン分子が酸化膜の酸化雰囲気側表面に到達すると、活性な酸素ラジカルが酸化膜内に供給され、この活性な酸素ラジカルが酸化膜内で電荷捕獲（トラップサイト）の原因となる格子欠陥などと反応し、これにより電荷捕獲が SiO_2 網目構造に取り込まれ解消するからだと考えられている。

【0017】しかしながら、オゾン分子が酸化膜表面で酸化膜に供給する、酸化膜表面の微視的な構造の相違によって、様々な電子励起状態の酸素原子あるいは酸素イオンになると思われる。

【0018】従来のオゾン酸化では、酸化に最適な活性種と最適でない活性種とが共に基板表面に供給されており、上記の酸素ラジカル酸化と同様の理由により好ましくない。

【0019】低コスト、高信頼性及び高速動作特性を有する半導体装置を実現するためには、半導体装置を構成する絶縁層及び配線層の信頼性を向上させるとともに、絶縁層、配線層及び半導体相互間の界面における平坦性を向上させることが必要不可欠である。

【0020】素子分離や静電容量の大きいキャパシタの

形成のため、例えば反応性イオンエッチング（R I E）法を用いて選択的に半導体基板表面に穴や溝を形成すると、この穴や溝の側壁や底面をはじめとする基板表面は、イオンやプラズマなどのエッチング種によって損傷を受けてR I Eダメージが生じる。従来は、この基板表面に対して約50 nm以上の膜厚の酸化膜が形成されるまで乾燥酸素雰囲気中で熱酸化を行った後、この熱酸化膜を剥離することにより基板表面のR I Eダメージ層の除去を行い、その後形成されるゲート酸化膜や埋め込み絶縁層の信頼性向上を図ってきた。

【0021】しかし、このダメージ層除去のための基板の酸化（パッファ酸化）に熱酸化を用いると、基板-熱酸化膜界面は充分には平坦化されないので、熱酸化膜剥離後の基板表面に大きなラフネスが残る。このようなラフネスが残った基板表面を酸化して極薄ゲート酸化膜を形成したり、或いは大きな表面ラフネスが残る穴や溝に絶縁層を埋め込んで素子分離やトレンチキャパシタを形成した場合、基板と絶縁層との界面ラフネスによって絶縁破壊が生じやすくなり、またゲート酸化膜ではドレイン電流応答速度の低下を招く。また、R I Eダメージ層の深さは10 nm程度或いはそれ以下にすぎないのに、穴や溝の側壁に対して50 nm以上のパッファ酸化を行うことは、素子面積の無用な増加を招き、半導体素子の微細化の妨げとなる。

【0022】また、半導体とその上方の配線層との電気的接続を取る工程では、従来、これらの間の絶縁層に選択的に穴（コンタクトホール）を開けてこの穴の底面に半導体を露出させ、この露出面を平坦化处理することなくシリサイド化工程或いは穴への配線の埋め込み工程を行ってきた。

【0023】しかし、穴底の半導体露出面のラフネスが大きければ、シリサイド層或いは埋め込み配線層の均一成長が妨げられ、配線層と半導体との電気的接続不良や配線層の信頼性低下の原因となる。また、半導体表面に不純物注入層が形成されている場合、電荷がこの不純物注入層を突き抜けて流れる現象も誘発される。従来のパッファ熱酸化は酸化温度として1000℃程度が必要であり、コンタクトホール周辺に熱変形が生じるため、コンタクトホール底面のパッファ酸化は困難であった。

【0024】一方、基板表面の原子レベルでの超平坦化方法としては、超高真空雰囲気中において自然酸化膜付き基板を約1000℃以上で加熱する方法（フラッシング、例えば、M. Niwa, T. Kouzaki, K. Okada, M. Udagawa, and R. Sinclair, Japanese Journal of Applied Physics誌第33巻388ページ（1994年））や、分子線エピタキシャル成長法（例えば、A. Ourmazd, D. W. Taylor, J.A. Rentschler, and J. Bevk, Physical Review Letter 誌第59巻213ページ（1987年））が報告されている。しかし、これらの方法は処理温度や処理時間或いは装置コストの点で現実的で

なく、また装置内壁の金属によって絶縁層の金属汚染を招き絶縁破壊の原因となる。

【0025】

【発明が解決しようとする課題】上述のように、酸素ラジカルやオゾンを用いた従来の酸化膜の形成方法は、酸化に最適な活性種を用いていないために、酸化に最適な活性種を用いる場合に対して酸化膜の絶縁破壊耐性が低下し、酸化膜形成速度も低下する。

【0026】以上述べたように、半導体基板のパッファ酸化に乾燥酸素雰囲気による熱酸化を用いた場合は、パッファ酸化膜剥離後の基板表面の平坦性が不十分なために、基板表面に形成されるゲート酸化膜や埋め込み絶縁層の信頼性が低下する。また、コンタクトホール底面の半導体基板の露出面は平坦化处理されていないため、配線層の信頼性が低下する。このように、従来は半導体表面が十分に平坦化されていないことに起因して、半導体装置の信頼性や特性が劣化する。

【0027】本発明の目的は、高絶縁破壊耐性のシリコン酸化膜を形成できる半導体装置の製造方法及び半導体製造装置を提供することにある。

【0028】本発明の他の目的は、半導体の表面を平坦化することにより、半導体と半導体表面に形成される絶縁層や導電層との界面を平坦化し、半導体装置の信頼性や特性を向上させることが可能な半導体装置の製造方法及び半導体製造装置を提供することである。

【0029】

【課題を解決するための手段】本発明は、上記の課題を解決するために次のような手段を講じた。

【0030】上記目的を達成するために、本発明の第1局面に係る半導体装置の製造方法は、励起状態が一重項状態の酸素原子ラジカルを主成分とする酸化源ガスをシリコン層に供給し、その表面を酸化してシリコン酸化膜を形成する。

【0031】本発明において、シリコン層は基板上に形成されたものの以外に、シリコン基板も意味している。

【0032】本発明者らによる研究の結果、励起した一重項状態の酸素原子ラジカル（ $O(^1D)$ ）は、基底状態である三重項状態の酸素原子ラジカル（ $O(^3P)$ ）よりも絶縁破壊耐性に優れていることが明らかになった。さらに、酸素ガスやオゾンガスに特定の波長の光を照射すると、 $O(^3P)$ よりも $O(^1D)$ を選択的に多く生成できることも明らかになった。

【0033】ここで、一重項状態の酸素原子ラジカルを主成分とする酸化源ガスを生成するには、以下の方法を用いると良い。

【0034】（1）酸素源ガスに波長175 nm以下の光を照射して、前記一重項状態の酸素原子ラジカルを生成する。

【0035】（2）酸素原子を有する分子を含むガスのプラズマ雰囲気中に波長175 nm以下の光を照射して、

前記一重項状態の酸素原子ラジカルを生成する。

【0036】(3) 前記プラズマ雰囲気は、プラズマ発生領域と酸化領域とに分かれている。

【0037】(4) 酸素原子を有する分子を含むガス雰囲気に、前記一重項状態の酸素原子ラジカルの生成効率が三重項状態の酸素原子ラジカルのそれよりも高くなる波長の光を照射して、前記一重項状態の酸素原子ラジカルを生成する。

【0038】(5) 前記一重項状態の酸素原子ラジカルを含む酸化源ガスは、前記一重項状態の酸素原子ラジカルを三重項状態の酸素原子ラジカルに失活させる反応の速度定数が温度 298 K において $4 \times 10^{11} \text{ cm}^3 \text{ mol}^{-1} \text{ s}^{-1}$ 未満となるガス分子を含む。

【0039】(6) 一酸化二窒素ガスを含む雰囲気中に波長 341 nm 以下の光を照射して、前記一重項状態の酸素原子ラジカルを生成する。

【0040】(7) 前記酸化源ガス中の酸素分子の分圧を 10 Torr 以下、酸化温度を 550℃ 以下の条件で前記酸化を行なう。

【0041】本発明の第 1 局面によれば、酸化ガス源として、一重項状態の酸素ラジカルを主成分とするものをシリコン層に供給しているの、酸化が効率よく進行し、従来より低温でのシリコン酸化膜の形成が可能となるとともに、シリコン酸化膜中の格子欠陥などのトラップサイトが解消されて緻密な膜質となり、シリコン層とシリコン酸化膜との界面が平坦化され、シリコン酸化膜の電気的信頼性を向上することができる。

【0042】図 32 では、従来技術である酸素ラジカル酸化 (O^*) およびオゾン酸化 (O_3) による酸化膜成長速度が、乾燥酸素酸化速度と比較されている。従来の酸素ラジカル酸化およびオゾン酸化雰囲気に含まれている活性種の酸化力の高さは、これらの雰囲気での酸化膜成長速度が、同じ圧力および温度での乾燥酸素酸化による熱酸化より高いことに示されている。

【0043】これら酸化力の高い活性種を含む、従来の酸素活性種雰囲気 (O^* 、 O_3) によって形成された酸化膜では、熱酸化膜に比べると電子トラップ生成が抑制されることが、定電流注入における電子トラップ形成によるゲート電圧シフト ΔV_g が小さいこと (図 33) に反映されており、またその結果として酸化膜の絶縁破壊耐性が向上することが、絶縁破壊に至るまでにゲート絶縁膜を通過した電子の総量 Q_{bd} が大きいこと (図 34) に反映されている。

【0044】図 35 に、各酸化方法 (酸化種) によりシリコン基板上に形成したシリコン酸化膜の基板側界面における電子移動度を示す。従来の酸素活性種雰囲気 (O^* 、 O_3) によって形成されたシリコン酸化膜での電子移動度が熱酸化膜のそれよりも高いのは、酸素活性種によって、シリコン基板とシリコン酸化膜の界面が熱酸化膜より平坦化されたためと考えられる。

【0045】また、熱酸化膜に対して絶縁破壊特性の改善が見られた O^* シリコン酸化膜および O_3 シリコン酸化膜の密度を測定したところ、それぞれ 2.10 g/cm^3 より大きい値であった。これらのシリコン酸化膜の密度の向上は膜質の緻密化を反映したものと考えられる。

【0046】一方、活性種濃度の低い雰囲気中で形成したシリコン酸化膜の密度を測定したところ、密度が熱酸化膜と同等の 2.10 g/cm^3 以下で、かつ絶縁破壊特性が熱酸化膜より改善されたという結果が得られた。

【0047】この場合、密度は、酸化膜が主として熱酸化によって形成されたことを反映しており、電気特性の改善は、酸素活性種によって酸化膜中のトラップサイトの一部が改善されたことによると推察される。

【0048】以上述べたように、従来技術である酸素ラジカル酸化およびオゾン酸化を用いると、基板に供給される主な酸化種である酸素原子ラジカル O^* (^3P) の作用によって、乾燥酸素酸化に対する酸化速度の向上、酸化膜の電気特性向上、基板-酸化膜界面の平坦化、および酸化膜質の緻密化の効果がみられる。

【0049】したがって、 O^* (^3P) の励起状態であり、 O^* (^3P) より酸化に好ましい活性種である O^* (^1D) を酸化に用いることにより、従来技術である酸素ラジカル酸化およびオゾン酸化に対してさらなる酸化速度の向上、酸化膜の電気特性向上、基板-酸化膜界面の平坦化、および酸化膜質の緻密化が達成される。

【0050】図 37 には、酸化種の違いによるシリコン基板とシリコン酸化膜との界面の平坦性の違いが示されている。酸素ラジカル O^* (^3P) を多量に含む雰囲気での従来の酸化に比べ、酸化に最適なラジカル O^* (^1D) が主な活性種である雰囲気による本発明の酸化では、原子レベルで平坦な基板-酸化膜界面が実現された。

【0051】図 35 (a) には、 O^* (^1D) を主な活性種とする雰囲気による酸化方法 (本発明) の効果が示されている。

【0052】 O^* (^1D) は価電子のスピンが $\uparrow\downarrow$ なので、基板-酸化膜界面で容易に $\text{Si}-\text{Si}$ 結合に入り込み、酸化がシリコン基板の 1 原子層ずつ (layer-by-layer) 進行し、下地シリコン基板と原子レベルで混合がなく平坦な界面が形成されるとともに、酸化膜内の SiO_2 網目構造が強固となり、緻密な膜質となる。

【0053】これに対し、従来方法では、図 35 (b) に示すように、雰囲気中に含まれている不適切な酸化種 O^* (^3P) が基板-酸化膜界面の $\text{Si}-\text{Si}$ 結合に入り込めない、界面の平坦性が悪化するとともに、酸化膜中に未結合の価電子を持つ Si 原子や O 原子が取り残され、酸化膜の絶縁破壊が起こり易くなる。

【0054】また、最適な活性種は酸化膜の形成速度が速いので、最適な活性種の濃度を高めることにより、従来よりも低温での酸化膜の形成も可能となる。

【0055】本発明の第1局面によれば、酸化ガス源として、一重項状態の酸素ラジカルを主成分とするものをシリコン層に供給することにより、高絶縁破壊耐性のシリコン酸化膜を低温で形成できるようになる。

【0056】本発明の第2局面に係る半導体装置の製造方法は、酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程と、前記酸化膜を除去して前記半導体の表面を露出させる工程とを備えた。ここで、膜厚は6.4nmを越えることが好ましい。

【0057】酸素活性種（酸素ラジカルに対応）としては、正イオン（ O^+ 、 O_2^+ ）のラジカル、負イオン（ O^- 、 O_2^- ）のラジカル、中性の原子又は分子（ O 、 O_2 ）のラジカル等があげられる。また、酸素活性種を生成するための原料ガスとしては、 O_2 ガスの他、 O_3 （オゾン）ガス、さらに酸素を含む化合物のガス等を用いることができる。

【0058】半導体としては、半導体基板そのものの他、半導体基板上に絶縁膜等を介して形成された半導体膜等を用いることができる。また、半導体の材料としては、代表的にはシリコンをあげることができるが、他の半導体材料を用いることも可能である。

【0059】前記のように、酸素活性種を含む雰囲気中で半導体の表面を酸化（以下、酸素ラジカル酸化という）して酸化膜（以下、バッファ酸化膜という）を形成することにより、半導体とバッファ酸化膜との界面を極めて平坦化することができ、バッファ酸化膜を除去した後の半導体の表面も平坦化される。したがって、バッファ酸化膜を除去した後に露出した半導体の表面に所望の膜を形成した場合、両者の界面も極めて平坦化され、信頼性や電気的特性等に優れた半導体装置を作製することができる。

【0060】酸素ラジカル酸化によって形成されたバッファ酸化膜を除去して半導体の表面を露出させた後、この露出した半導体の表面に所望の膜を形成する工程としては、以下のものをあげることができる。

【0061】（1）前記露出した半導体の表面を酸化または窒化して絶縁膜を形成する工程を更に具備する。代表的には、半導体基板の表面に酸素ラジカル酸化によるバッファ酸化膜を形成した後これを除去し、その後平坦化された半導体基板表面にゲート酸化膜を形成する工程があげられる。ゲート酸化膜形成前の半導体の表面が平坦化されているため、極めて平坦な半導体／ゲート酸化膜界面が得られる。特に極薄のゲート酸化膜では、酸化前の半導体表面のラフネスが半導体／ゲート酸化膜界面の平坦性に大きく反映されるが、本発明を適用することにより極めて平坦な半導体／ゲート酸化膜界面が得られる。

【0062】ここで、本発明を用いて平坦化された半導体層表面は、窒化される下地としても有効である。特に極薄のゲート窒化膜では、ゲート酸化膜と同様に、酸化

前の半導体表面のラフネスがゲート窒化膜／半導体界面の平坦性に大きく反映される。本発明を用いて酸化前の半導体表面を平坦化し、この表面を窒化することにより、極めて平坦なゲート酸化膜／半導体界面が形成され、窒化膜の電気特性が改善される。

【0063】半導体層の窒化用ガスには、例えば・アンモニア（ NH_3 ）、三フッ化窒素（ NF_3 ）、一酸化一窒素（ NO ）、一酸化二窒素（ NO_2 ）、二酸化一窒素（ N_2O ）、窒素（ N_2 ）を用いる。これらのガスは、このまま用いてもよいし、必要に応じて、アルゴンなどの不活性ガスで希釈したり、複数の原料ガスを組み合わせてもよい。これらのガスをそのまま、加熱された基板近傍雰囲気に導入してもよいし、プラズマ放電や光照射や金属・金属酸化物触媒などによって窒素活性種を形成し、基板表面の窒化に用いてもよい。

【0064】（2）前記露出した半導体の表面に絶縁膜を堆積する工程を更に具備する。代表的には、半導体基板に素子分離を形成するための溝をR I E等で形成した後、酸素ラジカル酸化によるバッファ酸化膜の形成及びその除去を行い、その後内面が平坦化された溝に素子分離絶縁膜を埋め込む工程があげられる。R I E等によって溝の内面には凹凸が形成されるが、酸素ラジカル酸化によるバッファ酸化膜の形成及びその除去により溝内面は極めて平坦化される。したがって、溝の内面に凹凸が形成されている場合に比べて素子分離絶縁膜の絶縁破壊耐性を向上させることができる。

【0065】（3）前記露出した半導体の表面に導電膜を堆積する工程を更に具備する。代表的には、ソース・ドレイン領域（不純物拡散層）へのコンタクトホールを形成した後、酸素ラジカル酸化によるバッファ酸化膜の形成及びその除去を行ってコンタクトホール底部の半導体表面を平坦化し、その後コンタクトホールに配線層となる金属膜等を堆積する工程があげられる。コンタクトホール底面が平坦化されているため、配線層が均一に堆積され、配線層と半導体基板との接触抵抗が低減されるとともに、電荷の不純物拡散層への突き抜けが防止され、不純物拡散層を浅くすることが可能となる。

【0066】（4）前記露出した半導体の表面に該半導体と所望の金属とを主成分とする層を形成する工程を更に具備する。代表的には、ソース・ドレイン領域へのコンタクトホールを形成した後、酸素ラジカル酸化によるバッファ酸化膜の形成及びその除去を行ってコンタクトホール底部の半導体表面を平坦化し、その後コンタクトホール底部の半導体表面をシリサイド化して金属シリサイド層を形成する工程があげられる。この場合にもコンタクトホール底面が平坦化されているため、上記（3）と同様の効果を得ることができる。

【0067】（5）前記酸素活性種を含む半導体で半導体の表面を酸化して第1の酸化膜を形成する工程と、この第1の酸化膜を除去して前記半導体の表面を露出させ

る工程とともに、半導体の表面を酸化して第2の酸化膜を形成する工程と、この第2の酸化膜を除去して前記半導体の表面を露出させる工程とを1回以上行う。

【0068】(6) 前記酸化膜を除去して前記半導体の表面を露出させる工程は気相雰囲気中で酸化膜を除去する工程を更に備えた。ここにおいて、前記気相雰囲気はF原子、Cl原子、Br原子、I原子の中の1種以上を有する分子あるいは活性種を含む気相雰囲気を用いる。

【0069】なお、酸素活性種(酸素ラジカル)を含む雰囲気としては、励起状態が一重項状態の酸素ラジカルを主成分としたものを用いることが効果的である。励起状態が一重項状態の酸素ラジカル、すなわち $O(^1D)$ や $O(^1S)$ は $s=0$ であり、価電子のスピンの向きが対($\uparrow\downarrow$)をなしている。したがって、 $Si-Si$ 結合(価電子: $\uparrow\downarrow$)にO原子が入り込みやすいので(例えば、 (^3P) は $s=1$ であり、2個の価電子のスピンのいずれも上向き($\uparrow\uparrow$)或いは下向き($\downarrow\downarrow$)であり、 $Si-Si$ 結合(価電子: $\uparrow\downarrow$)にO原子が入り込みにくい。)、反応性が高く酸化膜形成速度が高いとともに、半導体/バッファ酸化膜界面の平坦化作用も高くなる。

【0070】また、バッファ酸化膜(シリコン酸化膜)を除去して半導体の表面を露出させる際に、バッファ酸化膜の除去速度が速すぎると、酸化膜剥離後の半導体表面のラフネスが悪化し、バッファ酸化膜/半導体界面の平坦性が損なわれるおそれがある。したがって、除去速度を抑制して良好な平坦性を保つため、以下のようにしてバッファ酸化膜を除去することが好ましい。

【0071】(1) 濃度1%以下のフッ化水素酸水溶液を用いてバッファ酸化膜をエッチングする。

【0072】(2) 水素イオン濃度が 10^{-4} mol/l 以下($\text{pH} \geq 4$)のフッ化アンモニウム水溶液を用いてバッファ酸化膜をエッチングする。

【0073】(3) フッ化水素分子を含むガス雰囲気中に半導体の露出表面を晒してバッファ酸化膜をエッチングする。

【0074】本発明の第2局面によれば、酸素活性種を含む雰囲気中で半導体の表面を酸化してバッファ酸化膜を形成することにより、半導体とバッファ酸化膜との界面を極めて平坦化することができ、バッファ酸化膜を除去した後の半導体の表面も平坦化される。したがって、バッファ酸化膜を除去した後に露出した半導体の表面に絶縁層や導電層を形成した場合、両者の界面も極めて平坦化され、信頼性や特性に優れた半導体装置を作製することができる。

【0075】本発明の第3局面に係る半導体装置の製造方法は、 550°C を越える温度において酸素活性種を含む雰囲気中で半導体層の表面を酸化して酸化膜を形成する工程を備え、その装置は 550°C を越える温度において酸素活性種を含む雰囲気中で半導体層の表面を酸化して酸

化膜を形成する。本発明の第3局面の好ましい実施態様は以下の通りである。

【0076】(1) 前記酸素活性種を含む雰囲気は酸素原子を有する分子を含むガスのプラズマ雰囲気を用いる。

【0077】(2) 前記酸素活性種を含む雰囲気はオゾン分子を備えた。

【0078】(3) 前記酸素活性種は酸素原子を有する分子を含むガスに対する光照射によって生成する。

【0079】(4) 前記酸素活性種は酸素原子を有する分子を含むガスに金属あるいは金属酸化物を晒して生成する。

【0080】本発明の第3局面によれば、酸素活性種を含む雰囲気中で最適な温度による半導体基板の酸化を行うことができるので、本発明の第2局面と同様の効果が得られる。

【0081】本発明の第4局面に係る半導体製造装置は、酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程と、この酸化膜を除去して前記半導体の表面を露出させる工程とを少なくとも外気に晒さないで連続的にを行い、半導体の製造方法は前記酸素活性種を含む雰囲気中で半導体の表面を酸化して第1の酸化膜を形成する工程とこの第1の酸化膜を除去して前記半導体の表面を露出させる工程とともに、半導体の表面を酸化して第2の酸化膜を形成する工程と、この第2の酸化膜を除去して前記半導体の表面を露出させる工程とを1回以上、少なくとも外気に晒さないで連続的に行う。第4局面の好ましい実施態様は以下の通りである。

【0082】(1) 少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面を酸化または窒化して絶縁膜を形成する工程を更に具備する。

【0083】(2) 少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に絶縁膜を堆積する工程を更に具備する。

【0084】(3) 少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に導電膜を堆積する工程を更に具備する。

【0085】(4) 少なくとも外気に晒さない状態を維持しながら前記露出した半導体の表面に該半導体と所望の金属とを主成分とする層を形成する工程を具備する。

【0086】(5) 前記酸化膜を除去して前記半導体の表面を露出させる工程は気相雰囲気中で酸化膜を除去する工程を有する。ここで、前記気相雰囲気はF原子、Cl原子、Br原子、I原子の中の1種以上を有する分子あるいは活性種を含む気相雰囲気を用いる。

【0087】本発明の第4局面では、一連の工程を外気に晒さないで行うことができるので、半導体表面の汚染による絶縁膜の絶縁破壊耐性劣化や配線層と半導体表面とのコンタクト不良など、電気的特性の劣化防止による、半導体装置の性能や歩留まりの向上とともに、半導体装置製造のスループット向上および省力化に対して極

めて有効である。

【0088】第1及び第4局面における好ましい実施態様として、前記酸素活性種を含む雰囲気中で半導体の表面を酸化して酸化膜を形成する工程は、550℃を越える温度で行う。

【0089】第1～第4局面における好ましい実施態様として、前記酸素活性種は励起状態が一重項状態の酸素原子ラジカルを主成分とする。

【0090】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態（以下、実施形態という）を説明する。

【0091】（第1の実施形態）図1は、本発明の第1の実施形態に係わるEEPROMのメモリセルの素子構造を示す断面図である。

【0092】図1において、p型シリコン基板101の表面にはトレンチ溝が形成されている。本実施形態では、このトレンチ溝の内部をシリコン酸化膜102により埋め込むことによって、素子分離領域を形成している。なお、素子分離は、LOCOS等の他の素子分離で行なっても良い。

【0093】シリコン酸化膜102により規定された素子領域のシリコン基板101の表面には、ソース領域105およびドレイン領域106としての高不純物濃度のn型不純物拡散層が形成されている。

【0094】また、p型シリコン基板101上には、本発明を適用したトンネル酸化膜103₁を介して、砒素を含有したポリシリコン膜からなるフローティングゲート電極104₁が形成されている。このフローティングゲート電極104₁上にはゲート電極間絶縁膜103₂を介してコントロールゲート電極104₂が形成されている。

【0095】基板全面にはシリコン酸化膜107が堆積されており、このシリコン酸化膜107に開孔されたコンタクトホールを介して、同一のAl膜等の導電膜をパターンニングして形成されたソース電極108、ゲート電極配線109、ドレイン電極110が、それぞれ、ソース領域105、コントロールゲート電極104₂、ドレイン領域106に設けられている。

【0096】図2及び図3は、図1のメモリセルの製造方法を示す工程断面図である。

【0097】まず、図2（a）に示すように、p型シリコン基板101の表面にトレンチ溝120を形成した後、例えば、液相CVD法等のCVD法を用いて、シリコン酸化膜102によりトレンチ溝120の内部を埋め込み、素子分離を行なう。

【0098】次に図2（b）に示すように、p型シリコン基板101を、例えば、550℃の酸化に好ましい酸素活性種O（¹D）雰囲気中に、例えば、120分間晒し、膜厚5nmのトンネル酸化膜103₁を形成する。

【0099】酸化に好ましい活性種O（¹D）による酸

化は、例えば、図4に示す酸化装置を用いて行なう。なお、この酸化装置は、O（¹D）を用いなくても酸化を行なえるものであり、本実施形態の酸化方法には不要な構成も備えている。また、図4において、添字を除いて同じ数字の参照番号は同じ構成要素を示している。

【0100】本実施形態では、酸化ガス源としてN₂Oガスをを用いるが、図4の酸化装置は、O₂ガス、NOガス、H₂O蒸気、H₂O₂蒸気を用いることもできる構成になっている。

【0101】H₂O蒸気やH₂O₂蒸気は、例えば、それらの液体を石英製の容器214に入れ、ヒーター215によって加熱して発生させる。発生した蒸気の凝集を防止するため、容器214の出口から石英管201までの配管系を、ヒーター213によって加熱する。

【0102】活性種O（¹D）は、例えば、一酸化二窒素（N₂O）ガスを、マスフローコントローラ212₂、バルブ211₂、配管209を通して、シリコン基板101を設置した石英管201内に導入し、この酸素ガスを光源203から出射する波長197nmの光によって励起することにより生成する。このようにして生成されたO（¹D）はダウンフローによりシリコン基板101に供給される。

【0103】ここで、石英管201内の圧力は、排気系により制御され、例えば、0.1 Torrであり、また、一酸化二窒素流量はマスフローコントローラ212₂によって制御され、例えば、20 sccmである。

【0104】好ましくは、精製工程として、一酸化二窒素ガスをガス精製器210に通し、一酸化二窒素ガスに微量に混入している、例えば、水分や二酸化炭素等の不純物を取り除く。

【0105】O（¹D）の原料ガスとして、一酸化二窒素ガスの代わりに酸素ガス（O₂）を用いても良い。酸化温度を例えば550℃、酸化雰囲気圧力をたとえば0.1 Torr、酸化時間を例えば120分とし、シリコン基板表面に例えば厚さ5nmのシリコン酸化膜を形成する。

【0106】シリコン基板101は、例えば、ヒーター207により加熱される。O（¹D）による酸化処理温度は、例えば、550℃である。

【0107】このような酸化装置を用いることにより、プラズマ発生領域と酸化領域とを分離することができる。プラズマ発生領域と酸化領域とを分離する必要性があるのは、次の理由からである。

【0108】従来の酸素プラズマ雰囲気について考えてみると、プラズマ発生領域には高周波エネルギーが印加されているので、微量のO（¹D）が存在しうる。

【0109】しかし、酸化領域をプラズマ発生領域内とすると、高エネルギー領域で存在する様々なイオン種や活性種が酸化膜に衝突し、酸化膜が損傷を受け、酸化膜の絶縁破壊特性が極度に悪化するので好ましくない。

【0110】酸化領域をプラズマ発生領域から分離すれば、高エネルギー状態状態でのみ存在するイオン種や活性種は酸化領域に到達するまでに失活し、形成される酸化膜の損傷も防止されるが、プラズマ発生領域で発生した $O(^1D)$ も酸化領域到達までに失活してしまう。

【0111】酸化領域に $O(^1D)$ を供給するためには、酸化膜損傷の原因となるイオンなどの活性種が失活した、プラズマのダウンフロー雰囲気に対して、その中に含まれるガス分子を $O(^1D)$ に励起する光を照射することが好ましい。

【0112】次に、図3(c)に示すように、フローティングゲート電極104₁としての砒素をドーブしたポリシリコン膜を低圧CVD法を用いて650℃において基板全面に堆積し、続いてゲート電極間絶縁膜103₂としての絶縁膜、コントロールゲート電極104₂としての導電膜を順次堆積した後、これらの導電膜、絶縁膜、ポリシリコン膜、トンネル酸化膜103₁を反応性イオンエッチング法を用いて連続的にエッチングして、所定形状のゲート電極部を形成する。

【0113】次に、図3(d)に示すように、加速電圧40keV、ドーズ量 $2 \times 10^{15} \text{ cm}^{-2}$ の条件で、ゲート電極部をマスクとして基板表面に砒素イオンを注入して、ソース領域105およびドレイン領域106を自己整合的に形成する。この後、図3(d)に示すように、低圧CVD法を用いて、シリコン酸化膜107を基板全面に形成する。

【0114】次に、図3(e)に示すように、ソース領域105、ドレイン領域106およびコントロールゲート電極104₂に接続を取るためのコンタクトホールをシリコン酸化膜107に開孔する。

【0115】最後に、図3(e)に示すように、基板全面にAl膜を形成した後、このAl膜をパターニングして、ソース電極108、ゲート電極配線109、ドレイン電極110を形成する。

【0116】本実施形態の方法に従って製造したメモリのトンネル酸化膜を、断面を透過型電子顕微鏡(TEM)により観測し、従来方法により形成したそれと比較した。

【0117】その結果、図5に示すように、本実施形態の方法($O(^1D)$ 酸化)を用いた場合のSi基板—トンネル酸化膜(ゲート酸化膜)界面(図5(a))は、従来方法($O(^3P)$ 酸化、乾燥酸素酸化)を用いた場合のSi基板—トンネル酸化膜界面(図5(b)、図5(c))よりも平坦であった。また、Qbdも、従来方法($O(^3P)$ 酸化)により得られたトンネル酸化膜より大きい値であった。

【0118】これらの結果は、酸化力が高く酸化に好ましい活性種 $O(^1D)$ が主である雰囲気を経験することによる、界面平坦化および酸化膜の膜質の緻密化が反映されたものと考えられる。

【0119】酸化過程を微視的に考えると、酸化種が酸化膜の酸化雰囲気側表面に吸着し、酸化膜内部を拡散し、シリコン基板—酸化膜界面においてSi—Si結合の間に酸素原子が挿入されて酸化膜が成長するものと考えられることができる。

【0120】酸化に好ましい活性種としては、価電子の上向きスピン(\uparrow)と下向きスピン(\downarrow)とが対になっているために、酸化膜内の拡散やSi—Si結合(結合を構成する価電子のスピン: $\uparrow\downarrow$)への挿入がされ易い、活性種全体としての電子スピン量子数 $s=0$ の酸素原子が好ましい。

【0121】ここで、酸素原子に束縛されている2p軌道の4個の価電子はそれぞれ、上向きスピン(\uparrow :スピン量子数 $1/2$)または下向きスピン(\downarrow :スピン量子数 $-1/2$)を持ち、各価電子のスピン量子数の総和が s に反映されたと考えている。

【0122】種々の電子配置の酸素原子をエネルギーの低い順に並べると、 $O(^3P$:トリプレット—P、 $s=1$)、 $O(^1D$:シングレット—D、 $s=0$)、 $O(^1S$:シングレット—S、 $s=0$)、…となる。

【0123】S、P、Dは、酸素原子全体としての価電子の方位量子数 $1=0, 1, 2$ に対応する。従来の酸素活性種発生技術では、これらを選別せずに発生させて使用していたため、この中でエネルギーが最も低い $O(^3P)$ の濃度が最も高く、酸化により有効な $O(^1D)$ および $O(^1S)$ の効果が充分には利用されていない。

【0124】 $O(^3P)$ は $s=1$ であり、2個の価電子のスピンがいずれも上向き($\uparrow\uparrow$)あるいは下向き($\downarrow\downarrow$)である。したがって、Si—Si結合(価電子: $\uparrow\downarrow$)に入り込みにくく、酸化に不相当である。

【0125】これに対し、 $O(^1D)$ や $O(^1S)$ は $s=0$ であり、価電子のスピンの向きが対をなしている($\uparrow\downarrow$)。したがって、Si—Si結合(価電子: $\uparrow\downarrow$)に入り込みやすく、酸化に好ましい。

【0126】酸素活性種を用いる酸化方法において、 $O(^1D)$ および $O(^1S)$ のような、 $s=0$ であり酸化により有効な活性種の濃度を選択的に高めることは、酸化を効率よく進行させ、信頼性の高いトンネル酸化膜(ゲート酸化膜)を得る上で極めて重要である。

【0127】従来の酸素ラジカルによる酸化では、酸化力が乾燥酸素よりは高いが $O(^1D)$ より低い $O(^3P)$ が主成分であった。このため、図6(b)に示すように、シリコン基板—酸化膜界面におけるSi—Si結合へのO原子の挿入が起こりにくく、界面の平坦性が充分には達成されていなかった。

【0128】また、酸化後の酸化膜中において、電荷のトラップサイトとなり得るSi・や $O\cdot$ の大半は、ダングリングボンドを持つ他のSi原子やO原子と反応して解消されるが、これらの一部は未反応で酸化膜中に残り、酸化膜の緻密化が不十分であった。

10

20

30

40

50

【0129】これに対し、本実施形態では、図6(a)に示すように、酸化に好ましいO(¹D)(価電子のスピン: ↑↓)の濃度を高めることにより、基板-酸化膜界面におけるSi-Si結合のO原子の挿入が効率よく起こり、界面の平坦性が達成される。また、未結合手のSi・やO・が解消されることにより、酸化膜の構造がより緻密となり、電気的信頼性が向上し、酸化膜の誘電率が低下する。

【0130】また、O(¹D)酸化による酸化膜-下地基板界面の平坦化については、次のように考えられる。

【0131】酸化前の基板301は、図7(a)に示すように、表面が完全に平坦ではなく、例えば1原子層のステップ312や2原子層のステップ311がある。酸化の進行中には、図7(b)のように、酸化種(O(¹D))は酸化膜中を膜厚方向のみならず様々な方向に拡散しう。酸化初期で酸化膜厚が小さい段階では、O(¹D)はSiO₂内に広範囲に浸透し、Si-Si結合にO(¹D)が入り込み、シリコン基板を1原子層ずつ酸化していく。

【0132】始めにあったステップ311、312では、Si-Si結合が他のテラス部分より多く界面に露出しているため、O(¹D)によって優先的に酸化され、この効果によって始めにあったステップ311、312は界面で消失し、原子レベルで平坦化された界面313が形成される。

【0133】その一方で、平坦な界面313の形成終了後、次のSi原子層の酸化は、例えばO(¹D)濃度の一時的な不均衡により、領域314で優先的に進行し得る。この段階で酸化工程が終了すれば、領域314の端が原子層のステップとなる。

【0134】酸化膜がある程度の膜厚まで成長すると、O(¹D)の浸透深さに到達し、それ以上は酸化膜が成長しなくなる。雰囲気温度が高いほど、酸化膜の構成原子の格子振動が激しくなって、O(¹D)が酸化膜中に進行しやすくなり、浸透深さは大きくなる。

【0135】図7(c)に、O(¹D)の浸透深さ程度まで酸化膜が成長した状態を概念的に示す。酸化膜表面317に凹凸があると、この凹凸のためにO(¹D)の浸透深さが場所によって異なり、このことを反映して、界面315に例えばステップ316₁、316₂、316₃が形成される。

【0136】しかし、酸化膜表面の凹凸が2原子層以上であっても、ステップ316₁、316₂、316₃の高さは1原子層以下である。なぜなら、例えば酸化膜表面のステップ318₁、318₂からO(¹D)が到達する範囲はそれぞれ円弧319₁、319₂で規定され、と考えられ、酸化膜表面の凹凸が大きくなければ、界面において、界面方向に隣接する原子に対するO

(¹D)到達距離の変化は1原子層以下に留まるからで

ある。

【0137】O(¹D)酸化膜を断面電子顕微鏡(TEM)によって観察したところ、基板側界面の数層にわたり、原子像の規則正しい配列が見られ、結晶構造の存在を示していた。従来の熱酸化膜はアモルファス構造であることが知られており、熱酸化膜の基板側界面近傍には、このような原子の配列は見られなかった。

【0138】O(¹D)酸化によって酸化膜の界面近傍が結晶構造になったのは、O(¹D)酸化によって酸化膜とシリコン基板とが強固に結合し、シリコン基板の規則正しい原子配列が酸化膜の基板側界面近傍に反映されたためと考えられる。

【0139】酸化膜の界面近傍が、規則正しい原子配列である結晶構造を示すことは、界面が原子レベルで平坦であることと対応する。また、結晶構造の酸化膜は、アモルファス構造に対して膜質が緻密であり、酸化膜の絶縁破壊耐性が向上する。

【0140】O(¹D)がSi-Si結合に入り込むと考えると、Si(100)面および(111)面とSiO₂との界面については理解しやすい。

【0141】すなわち、図8(a)および図8(b)に示すように、界面のシリコン基板側はSi原子であり、このSi原子に対してSiO₂側のO原子が結合する。

【0142】これらの図には界面のステップ構造の例も示しており、図7に示した界面のステップ316₁、316₂、316₃の一例である。

【0143】図8(c)に、SiO₂/Si(110)界面を示す。Si¹とSi³、Si²とSi⁴は、それぞれ、同じ原子層にある。O¹、O²、O³は、Si-Si結合にO(¹D)が入り込んで結合した状態を示す。

【0144】SiO₂/Si(110)界面には、2通りの化学結合がある(Si¹-Si²、O³-Si⁴)。いずれも、界面のシリコン基板側はSi原子である。このSiに結合するSiO₂側の原子は、一方はSi¹のように3個のO原子と結合したSi原子、他方はO³のような酸素原子である。

【0145】Si¹-Si²結合は未反応で残っているが、同一原子層上で隣接するSi³-Si⁴結合はO原子が入り込んで酸化されており、この相違が基板-酸化膜界面のステップの一例に対応する。

【0146】O(¹D)による酸化では、O原子が酸化膜-基板界面で必ずSi-Si結合に入り込んでSi-O-Si結合を形成するので、界面にP_b欠陥中心(・SiSi₃)は現れず、酸化膜中に未反応のSi-Si結合(酸素空孔、O₃-Si-Si-O₃)も残らない。

【0147】P_b欠陥中心は電子スピン共鳴(ESR)により観測される。従来の熱酸化膜やO(³P)酸化膜で見られたP_b中心が、O(¹D)酸化膜では見られな

くなった。

【0148】酸素空孔は、放射線や強力紫外線などの高エネルギー電磁波の照射によって E' 、 γ 中心($O_3 - Si \cdot + + Si - O_3 + e^-$)となり、 P_b 中心と同様に、ESRによって観測可能になる。従来の熱酸化膜や $O(^3P)$ 酸化膜では、放射線照射により E' 、 γ 中心が観測されたが、 $O(^1D)$ では観測されなかった。

【0149】 $O(^1D)$ 酸化膜で P_b 中心や E' 、 γ 中心が見られなかったことは、 $O(^1D)$ 酸化膜に欠陥がなく、膜質が緻密になったことを示している。(参考文献:「シリコン熱酸化膜とその界面」、相澤編、リアライズ社、1991年) $O(^1D)$ 酸化では、シリコン基板と酸化膜とが強固に結合するため、酸化膜にかかる応力は従来の酸化膜より大きくなる。にもかかわらず酸化膜の電気特性が従来より劣化しないのは、基板-酸化膜界面の平坦化や膜質緻密化による酸化膜の電気特性向上効果が大きいと思われる。

【0150】 $O(^1D)$ 酸化膜を電界効果トランジスタ(MOSFET)のゲート酸化膜とし、電荷キャリアの移動度を測定したところ、従来の熱酸化膜や酸素ラジカル酸化膜より大きな値であった。これは、シリコン基板-酸化膜界面の平坦性が従来の酸化膜より向上したため、キャリアの移動度が大きくなったものと考えられる。

【0151】 $O(^1D)$ 酸化では、シリコン基板-酸化膜界面で $Si-H$ 結合間に O 原子が効率的に入り込み、未結合状態の Si 原子や O 原子の生成が抑制されるため、界面準位が小さくなる。

【0152】 $O(^1D)$ 酸化は、酸化膜中に少量存在する $Si-H$ 結合に入り込み、より結合エネルギーの高い $Si-O-H$ 結合にする作用があり、この点からも酸化膜の絶縁破壊耐性を向上させる。

【0153】酸化膜中の $Si-H$ 結合が、 $Si-O-H$ 結合となることにより絶縁破壊耐性が向上することは、例えば、佐竹、安田、鳥海、Extended Abstracts of the 1995 International Conference on Solid State Devices and Materials、264-266ページに示されている。

【0154】図4に示した酸化装置内のベース圧力は低い方が好ましい。また、酸化装置内への水分や外気の混入を極力抑制することが好ましい。

【0155】 $O(^1D)$ 以外のガス種のシリコン基板との反応を抑制し、 $O(^1D)$ によるシリコン基板の酸化のみを進行させるには、基板温度は、例えば550℃以下の低温が好ましい。一方、一酸化二窒素ガス自体の窒化作用を利用し、窒化酸化膜を形成するには、基板温度をより高温としてもよく、例えば800℃以下にしても良い。

【0156】酸化に好ましい活性種は、酸化膜の形成速度が高いと考えられる。したがって、そのような酸化膜を高濃度で基板に供給できれば、より低い温度での酸化

膜の形成が可能となり、酸化装置の簡略化および基板処理効率(スループット)向上などに寄与する。

【0157】本実施形態で用いた $O(^1D)$ と同様に、 $O(^1S)$ も、電子スピン量子数 $s=0$ なので、 $O(^1D)$ と同様に界面平坦化および酸化膜質の緻密化の効果がある。

【0158】本実施形態では、一酸化二窒素ガスから $O(^1D)$ を形成するために波長197nmの光を用いたが、必要とする活性種や光源から発生可能な光の波長に応じて他の波長の光でも良い。例えば、酸素ガスから $O(^1D)$ を形成する場合、波長138nmの光を用いる。

【0159】光励起による活性種生成反応の速度は、(励起光強度)×(光吸収断面積)×(その活性種が生成するための量子効率)×(原料ガス濃度)から与えられる。特定の活性種を選択的に形成するには、その生成のための量子効率が他の活性種生成の量子効率より大きい波長範囲の励起光を用いることが好ましい。

【0160】一方、ある活性種を生成するための量子効率が低い波長の励起光でも、(励起光強度)×(光吸収断面積)が大きければ、その活性種が高濃度で得られる可能性がある。

【0161】一酸化二窒素ガスから $O(^1D)$ が生成する光励起反応 $N_2O + h\nu \rightarrow N_2 + O(^1D)$ は、励起光波長341nm以下で進行する。この励起光のエネルギーでは $N_2O + h\nu \rightarrow N_2 + O(^3P)$ も進行可能であり、 $O(^1D)$ とともに $O(^3P)$ も生成し得る。

【0162】 $O(^1D)$ の生成効率を高めるには、光励起反応 $N_2O + h\nu \rightarrow N_2 + O(^1D)$ が量子効率1で進行するように、波長185~230nmの範囲内の励起光を用いることが好ましい。

【0163】 $O(^1D)$ が量子効率1で生成する185~230nmの波長範囲では、励起光波長の増加とともに、 N_2O の光吸収断面積が減少する。酸素原子ラジカルが主として $O(^1D)$ である雰囲気を得るための励起光源としては、この範囲内で波長が小さく、かつ光強度の高いものがより好ましい。

【0164】一方、この波長範囲外で $O(^1D)$ が生成する量子効率<1の励起光でも、(励起光強度)×(光吸収断面積)が大きい波長の光を発する光源があれば、 $O(^1D)$ の濃度を高くする効果が得られる。

【0165】本実施形態では、励起光を光源203により照射したが、光源205を用いて励起光を照射し、基板表面近傍の活性種濃度を高めても良い。また、これらの光源203、205を併用しても良い。

【0166】放電によって酸素ラジカルを形成する原料ガスとして、一酸化二窒素ガス以外他の酸素原子を有する分子のガスを用いても良い。例えば、オゾン(O_3)、一酸化窒素(NO)、二酸化窒素(NO_2)、水蒸気(H_2O)、過酸化水素(H_2O_2)等

である。これらのガスや酸素ガスは、純ガスで用いても良いし、複数のガスを混合したり、ヘリウム、ネオン、アルゴンのような不活性ガスなどと混合して用いても良い。オゾンガスは、例えば、図4でバルブ21113を閉じてバルブ21114および21115を開け、酸素ガスをオゾナイザー208に導入して発生させる。

【0167】これら原料ガスのプラズマ雰囲気中で $O(^1D)$ や $O(^1S)$ 濃度を高めるため、反応生成物を酸素ラジカルに励起する光を別途照射しても良い。その波長は、例えば、図9に示されるような、プラズマ反応の中間体として形成されと思われる酸素分子(O_2)の励起波長とする。あるいは雰囲気中に多く存在すると考えられる、酸素原子の基底状態 $O(^3P)$ を $O(^1D)$ や $O(^1S)$ に励起する波長範囲の光(図10参照)とする。あるいは低圧活性種雰囲気中に存在する励起状態の酸素分子 $O_2(a^1\Delta_g)$ 、 $O_2(b^1\Sigma_g^+)$ を $O(^1D)$ や $O(^1S)$ に励起するエネルギーを持つ波長範囲の光を照射する(図11、図12参照)。あるいは以上のような波長の光を併用しても良い。

【0168】また、図9から、波長138nmから175nmの励起光では、 O_2 から主として $O(^3P)$ と $O(^1D)$ が形成される。波長110nmから138nmでは、主として $O(^1D)$ 、 $O(^3P)$ 、 $O(^1S)$ が形成される。波長110以下では、主として $O(^1D)$ と $O(^1S)$ が形成される。波長175nmから243nmで形成される活性種は主に $O(^3P)$ であり、酸化には好ましくない。

【0169】励起波長が小さいほど、スピン量子数 $s=0$ でよりエネルギーの高い活性種が得られ、概ね酸化に好ましい。一方、励起波長が比較的大きい方法は、光のエネルギーがさほど大きくなく、光源を比較的容易に用意できる。

【0170】必要とする活性種をより選択的に高濃度で得るためには、図9に示されたそれぞれの励起光に近い波長の光を、高い光量で照射することが好ましい。また、酸素原子の基底状態であり、雰囲気中に多く存在すると考えられる $O(^3P)$ を $O(^1D)$ や $O(^1S)$ に励起するため、波長620nm以下の光を例えば光源219または光源220から照射しても良い。

【0171】図9から図12には1光子による励起波長が示されているが、必要な励起エネルギーを多光子励起により与えても良い。

【0172】酸化に好ましい、スピン量子数 $s=0$ の活性種($O(^1D)$ 、 $O(^1S)$)は、 $O(^3P)$ より高いエネルギー状態である。このため、雰囲気中の他のガスとの衝突頻度が高いと、 O_2 や $O(^3P)$ などに失活しやすい。他のガス分子との衝突によるこれら活性種の失活を防止するため、雰囲気圧力は概ね10Torr以下の低圧にすることが好ましい。

【0173】雰囲気圧力が10Torrを越えると、 O

(1D)や $O(^3P)$ は反応 $O(^1D, ^3P) + O_2 + M \rightarrow O_3 + M$ (M は第3体分子)によってオゾンに変化するので好ましくない。

【0174】この反応は3分子反応なので、圧力を低くすれば進行速度が極めて小さくなる。特に、酸素ガス中あるいはオゾンガス中での $O(^1D)$ の $O(^3P)$ への失活を抑制するためには、圧力を1mTorr程度以下にすることが好ましい。

【0175】上述した酸素原子を有する分子のガスに対しては、放電を行わずに励起光だけで励起しても良い。その場合、各分子から $O(^1D)$ や $O(^1S)$ が選択的に形成される光を照射することが好ましい。 $O(^3P)$ を $O(^1D)$ に励起するため、波長620nm以下の光を照射しても良い。

【0176】 $O(^1D)$ は酸素原子ラジカルの励起状態であり、雰囲気中のガス分子との衝突により、基底状態のラジカル $O(^3P)$ に失活しやすい。 $O(^1D)$ が主なラジカルである活性種雰囲気を実現するためには、 $O(^1D)$ が $O(^3P)$ に失活する反応の速度定数が小さいガス分子を用いることが好ましい。かつ $O(^1D)$ 生成源となるように O 原子を含むガス分子がより好ましい。

【0177】D. L. Baulchら、Journal of Physical and Chemical Reference Data 第11巻2号327~496ページ(1982年)によると、従来 $O(^1D)$ 発生に用いられてきた酸素ガス(O_2)およびオゾンガス(O_3)では、 $O(^1D)$ を $O(^3P)$ に失活させる反応 $O(^1D) + M \rightarrow O(^3P) + \text{products}$ 、 $M = O_2$ or O_3 、Productsは M の励起状態などの速度定数は、298Kにおいてそれぞれ、 $4 \times 10^{-11} \text{ cm}^3 \text{ molecule}^{-1} \text{ s}^{-1}$ および $1.2 \times 10^{-10} \text{ cm}^3 \text{ molecule}^{-1} \text{ s}^{-1}$ である。

【0178】したがって、 $O(^1D)$ を $O(^3P)$ に失活させる反応の速度定数が $4 \times 10^{-11} \text{ cm}^3 \text{ molecule}^{-1} \text{ s}^{-1}$ より小さいガス分子を主な雰囲気ガスに用いれば、 $O(^1D)$ 濃度が従来の O_2 雰囲気あるいは O_3 雰囲気より高い酸素ラジカル雰囲気が、より高い圧力で実現できる。

【0179】以上の要請を満たすガスとして、例えば、一酸化二窒素(N_2O)ガスがある。 N_2O 分子による $O(^1D)$ の $O(^3P)$ への失活反応速度定数は、Baulchらによると $1 \times 10^{-12} \text{ cm}^3 \text{ molecule}^{-1} \text{ s}^{-1}$ 未満である。

【0180】シリコン基板の酸化では、酸化種が酸化膜中を拡散して基板-酸化膜界面に到達する必要がある。 $O(^1D)$ による酸化では、酸化膜の酸化雰囲気側表面から奥に行くほど $O(^1D)$ が失活し、ラジカル濃度が小さくなると思われる。

【0181】また、上述のように、 $O(^1D)$ 以外のガス種と基板との反応を抑制し、 $O(^1D)$ による酸化の

効果を高めるためには、基板温度を概ね 550°C 以下の低温とすることが好ましい。

【0182】このような低温における $\text{O} (^1\text{D})$ の酸化膜内への侵入深さを考慮すると、 $\text{O} (^1\text{D})$ による基板-酸化膜界面の酸化作用が大きいのは、酸化膜厚が概ね 5nm 以下の範囲である。

【0183】 $\text{O} (^1\text{D})$ 酸化によって形成された酸化膜では、膜質が従来の乾燥酸素による熱酸化膜より緻密になるため、密度が熱酸化膜より大きくなった。従来の熱酸化膜の密度は概ね $2.1\text{g}/\text{cm}^3$ である。一方、酸化膜が最高に緻密な状態での密度は、固体二酸化珪素の中で最大の密度である石英の $2.6\sim 2.7\text{g}/\text{cm}^3$ であると思われる。したがって、一重項酸素ラジカル酸化によって形成される酸化膜の密度は、 $2.1\text{g}/\text{cm}^3$ を越え $2.7\text{g}/\text{cm}^3$ 以下の範囲となる。

【0184】酸化膜の密度は、酸化膜が形成された基板と酸化膜をフッ酸エッチングにより剥離した基板との重量差と、酸化膜厚から求めた。X線の反射を利用して酸化膜の密度を求める方法が、例えば、Hasegawaから、Journal of Electrochemical Society誌第142巻1号273～282ページ(1995年)において報告されている。

【0185】以上述べてきたことから、本実施形態の製造方法によって製造されたメモリセルは、以下の特徴を有する。すなわち、トンネル酸化膜1031の密度は、 $2.1\text{g}/\text{cm}^3$ より高く $2.7\text{g}/\text{cm}^3$ 以下である。シリコン基板101とトンネル酸化膜1031との界面に原子レベルで混合が無く、該界面のステップの高さは一原子層以下である。また、該界面のトンネル酸化1031膜側が結晶構造を有する。

【0186】酸素原子ラジカルがトンネル酸化膜1031中に失活せずに侵入できる深さを考慮すると、一重項酸素原子ラジカルによる酸化によるトンネル酸化膜1031の電気特性の改善効果が特に大きいのは、膜厚 5nm 以下の場合である。

【0187】活性種の励起状態を選別する方法として、磁場を用いることも可能である。すなわち、酸化に好ましい活性種 $\text{O} (^1\text{D})$ および $\text{O} (^1\text{S})$ は、電子スピン量子数 $s=0$ であり、価電子のスピンが対をなしているので ($\uparrow\downarrow$) 外部磁場から受ける外力は小さい。

【0188】一方、酸化に好ましくない活性種 $\text{O} (^3\text{P})$ は $s=1$ であり、2個の価電子のスピンがいずれも上向き ($\uparrow\uparrow$) あるいは下向き ($\downarrow\downarrow$) なので、磁場から大きな外力を受ける。

【0189】したがって、これらの活性種を含むプラズマ雰囲気流に対して垂直に磁場を印加すると、 $\text{O} (^3\text{P})$ は進行方向が大きく変えられ、装置内壁に衝突して除かれる割合が多くなり、磁場によってさほど方向変化を受けない $\text{O} (^1\text{D})$ や $\text{O} (^1\text{S})$ の割合が高くなる。

【0190】このような、電子スピンを有する粒子の磁

場による方向変化は、シュテルン-ゲルラッハ (Stern-Gerlach) の実験として知られている。

【0191】磁場による粒子の進行方向の変化は、中性粒子より正・負イオンの方が大きい。したがって、磁場を印加することは、活性種雰囲気中に含まれるイオンを除去し、形成されるトンネル酸化膜 (ゲート酸化膜) のイオンによる損傷を防止する効果もある。

【0192】磁場は、例えば磁石204または磁石206により印加する。これら磁石204、206は永久磁石でも電磁石でも良い。

【0193】以上述べたように本実施形態によれば、酸素活性種を用いたトンネル酸化膜の形成工程において、酸化力の高い、酸化に最適な活性種の濃度を選択的に高めた雰囲気中にシリコン基板を晒すことによって、酸化が効率よく進行し、従来より低温でのトンネル酸化膜の形成が可能となるとともに、トンネル酸化膜中の格子欠陥などのトラップサイトが解消されて緻密な膜質となり、シリコン基板-トンネル酸化膜界面が平坦化され、トンネル酸化膜の電気的信頼性 (例えばストレス誘起リーク電流) が向上する。また、本実施形態の方法が従来方法と異なる点は、基本的には酸化種の違いだけであるので、プロセス数が増加したり、プロセスが複雑になるという問題はない。

【0194】本第1の実施形態において、 $\text{O} (^1\text{D})$ の酸化は、 550°C 以下が好ましいと述べたが、通常の酸素ラジカル $\text{O} (^3\text{P})$ と、 $\text{O} (^1\text{D})$ とは、シリコンの酸化力の温度依存性が異なる。 $\text{O} (^3\text{P})$ の酸化力が、 550°C 以下の温度では、小さいので、酸化にラジカルを使うことによる酸化膜の電気的信頼性向上効果を得るには、従来の $\text{O} (^3\text{P})$ より反応性が高い $\text{O} (^1\text{D})$ を用いる必要がある。ここでラジカルによる酸化膜の電気的信頼性向上効果とは、酸化膜中の O 原子欠損に酸素ラジカルが入り込み、酸化膜中のトラップサイトを修復し、酸化膜の絶縁破壊耐性を改善する効果である。これに対し、温度が 550°C を越えると、 $\text{O} (^3\text{P})$ の反応性が高まり、酸化膜の電気的信頼性向上効果が十分に得られる。また、酸化温度を高めることにより酸化膜形成速度も向上し、半導体装置のスループットも改善される。

【0195】(第2の実施形態) 次に本発明の第2の実施形態に係わるEEPROMのメモリセルの製造方法について説明する。

【0196】本実施形態の製造方法が第1の実施形態と異なる点は、前半の製造方法中のトンネル酸化膜の形成方法にある。

【0197】図13(a)の工程は図2(a)の工程と同様である。すなわち、p型シリコン基板101の表面にトレンチ溝120を形成した後、例えば、液相CVD法等のCVD法を用いて、シリコン酸化膜102によりトレンチ溝120の内部を埋め込み、素子分離を行な

う。

【0198】次に図13(b)に示すように、例えば800℃の従来技術である酸素ラジカル雰囲気中にシリコン基板101を例えば30分間晒して、シリコン基板101の表面に膜厚9nmのトンネル酸化膜(下地トンネル酸化膜)103_{1a}を形成する。

【0199】この酸素ラジカルによる酸化は、例えば、図4に示した酸化装置を用いて行なう。なお、図4に示した装置は、酸素ラジカルを用いなくても酸化を行なえるものであり、本実施形態の酸化には不要な構成も備えている。

【0200】酸素ラジカルは、酸素(O₂)ガスの流量をマスフローコントローラ212₇により制御して、例えば、流量800sccmの酸素ガスを石英管201内に導入し、この酸素ガスを放電電極202によって励起することにより生成する。このようにして生成された酸素ラジカルはダウンスローによりp型シリコン基板101に供給される。

【0201】ここで、石英管201内の圧力は排気系により制御され、例えば、5Torrであり、また、酸素流量はマスフローコントローラ112₇によって制御され、例えば、800sccmである。

【0202】好ましくは、精製工程として、酸素ガスをガス精製器210に通し、酸素ガスに微量に混入している、例えば、水分や二酸化炭素等の不純物を取り除く。

【0203】p型シリコン基板101は、例えば、ヒーター207により加熱される。

【0204】次に図13(c)に示すように、p型シリコン基板101を、例えば、800℃の活性種O(¹D)雰囲気中に、例えば、60分晒すことにより、トンネル酸化膜103_{1a}を改質し、膜厚10nmのトンネル酸化膜103_{1b}を形成する。O(¹D)雰囲気中での酸化は、例えば、第1の実施形態と同様に行なう。

【0205】最後に、第1の実施形態で説明した図3(c)～図3(e)の工程と同様の工程を経て、EEPROMのメモリセルが完成する。

【0206】本実施形態の方法に従って製造したメモリセルのトンネル酸化膜を、断面を透過型電子顕微鏡(TEM)により観測し、従来方法により形成したそれと比較した。

【0207】その結果、第1の実施形態と同様に、本実施形態の方法(O(¹D)酸化)を用いた場合のシリコン基板-トンネル酸化膜界面は、従来方法(O(³P)酸化、乾燥酸素酸化)を用いた場合のシリコン基板-トンネル酸化膜界面よりも平坦であった。また、Qbdも、従来方法(O(³P酸化))により得られたトンネル酸化膜より大きい値であった。

【0208】これらの結果は、酸化力が高く酸化に好ましい活性種O(¹D)を、従来方法によるトンネル酸化

膜である、酸素ラジカルにより形成されたトンネル酸化膜103_{1a}の改質に用いたことにより、界面が平坦化され、トンネル酸化膜103_{1a}の膜質が緻密化されたものと考えられる。

【0209】本実施形態は、酸化に好ましい活性種O(¹D)の濃度が小さく、トンネル酸化膜の形成速度が遅い場合、必要とするトンネル酸化膜厚に近い膜厚の下地トンネル酸化膜をより酸化速度の速い別の酸化方法(酸素ラジカル酸化)で形成し、これをO(¹D)雰囲気によって改質するとともに、シリコン基板-酸化膜界面を平坦化し、所望の膜厚のトンネル酸化膜を形成するという方法である。したがって、全体として成膜効率が高くなるという特徴がある。

【0210】なお、本実施形態では、下地トンネル酸化膜として酸素ラジカルによる酸化膜を使用した。その代わりに、例えば、オゾン酸化膜、乾燥酸素による熱酸化膜や、水蒸気雰囲気によるwet酸化膜を使用しても良い。

【0211】下地のオゾン酸化膜は、例えば、O₃/O₂～7%のオゾン含有ガスをオゾナイザーで形成し、例えば900度に加熱したシリコン基板表面を、例えば15分間、このオゾン含有ガス雰囲気に晒して形成する。雰囲気圧力は、例えば10Torrとし、形成されるシリコン酸化膜の厚さは例えば8nmとする。

【0212】下地の熱酸化膜は、例えば1000℃に加熱したシリコン基板表面を、例えば3分間、常圧の乾燥酸素雰囲気に晒して形成する。形成されるシリコン酸化膜の厚さは例えば8nmとする。

【0213】下地のwet酸化膜は、例えば900度に加熱したシリコン基板表面を、例えば5分間、常圧の水素燃焼雰囲気に晒して形成する。形成されるシリコン酸化膜の厚さは例えば8nmとする。

【0214】O(¹D)雰囲気中で処理される下地酸化膜として、CVD法やスパイン・オン・グラス法により形成されたシリコン酸化膜を用いても良い。

【0215】(第3の実施形態)第2の実施形態では、酸素ラジカルO(³P)を酸化に用いて800℃で酸化膜を形成し、この酸化膜をさらにO(¹D)酸化によって改質する例を述べた。ここで、800℃のO(³P)酸化によって生成した、O(¹D)により改質する前の酸化膜を調べたところ、乾燥酸素雰囲気で形成された従来の熱酸化膜に対し、Qbd(絶縁破壊に至るまで酸化膜を通過した全電子量)が大きくなり、また酸化膜/基板界面の平坦性が向上し、酸化膜の密度も増加していた。従って、550℃を越える温度での酸化では、O(³P)を用いても、酸化膜の絶縁破壊耐性の向上効果が得られることが明らかである。

【0216】本第3の実施形態では、O(³P)を用いた550℃を越える温度での酸化による実施形態を説明する。

【0217】 $O(^3P)$ を用いる酸化は基板温度が $550^{\circ}C$ を越えることが好ましく、より好ましくは、 $O(^3P)$ の反応性を高め、かつ乾燥酸化による酸化膜の成長を抑制するために、基板温度が $600^{\circ}C$ を越えて $950^{\circ}C$ 以下の範囲とする。

【0218】図14は、ラジカル酸化($O(^3P)$ を酸化に用いた酸化)と従来の乾燥酸化(O_2 を酸化に用いた酸化)とで、酸化膜形成速度を比較した図である。図14は、厚さ $6nm$ の酸化膜形成に要する時間を表しており、時間が短いほど酸化速度が高いことを示している。酸化温度 $700\sim 900^{\circ}C$ の範囲でラジカル酸化の方が乾燥酸化より速く進行し、 $O(^3P)$ の酸化力が高いことを示している。ラジカル酸化で温度の低下とともに厚さ $6nm$ の形成時間が大きくなっていることは、温度変化に伴う $O(^3P)$ の酸化力の低下を示している。

【0219】図15は、ラジカル酸化($O(^3P)$ を酸化に用いた酸化)と従来の乾燥酸化(O_2 を酸化に用いた酸化)とで、酸化膜の $Qb d$ (絶縁破壊に至るまで酸化膜を通過した全電子量)を比較した図である。酸化温度 $700^{\circ}C$ ではラジカル酸化の $Qb d$ が乾燥酸化の約4倍と大きく、ラジカル酸化により酸化膜の絶縁破壊耐性が向上したことを示している。温度 $900^{\circ}C$ でも、ラジカル酸化の $Qb d$ は乾燥酸化の約2倍であり、ラジカル酸化は酸化膜の電気的信頼性向上に有効である。

【0220】ここで、ラジカル酸化は、例えば、周波数 $2.45GHz$ 、出力 $200W$ のマイクロ波放電を低圧の酸素ガスに印加し、このプラズマのダウフロー雰囲気中にシリコン基板を晒して行った。雰囲気圧力は例えば $5Torr$ とした。乾燥酸化は、例えば、 $900^{\circ}C$ 、常圧の乾燥酸素雰囲気中にシリコン基板晒して行った。

【0221】酸素ラジカル $O(^3P)$ を酸化に用いて平坦な酸化膜/シリコン層界面形成後、酸化膜を除去することによる本実施形態のようなシリコン表面の平坦化に関しては、酸化温度 $550^{\circ}C$ 以下でも効果がある。しかし $550^{\circ}C$ を越える酸化温度にすると、ラジカルの反応性が高まるので酸化膜/シリコン層界面の平坦性が向上し、酸化膜除去後のシリコン表面の平坦性がさらに高まる。

【0222】酸素ラジカル $O(^3P)$ を用いて形成されたラジカル酸化膜と乾燥酸化で形成された熱酸化膜とについて、X線反射法を用いて酸化膜の密度を比較した。密度測定に用いた酸化膜試料の形成条件は、例えば、ラジカル酸化が $930^{\circ}C$ 、 $5Torr$ 、15分、乾燥酸化が $900^{\circ}C$ 、常圧、10分である。

【0223】酸化膜の密度は厚さ方向に対して変化するので、酸化膜が酸化膜/基板界面側と酸化雰囲気側とに分かれるという2層モデルを仮定すると次のようになった。

【0224】ラジカル酸化膜では、酸化膜/基板界面側の概ね $11nm$ の領域の密度が $2.386g/cm^3$ で

あり、酸化雰囲気側の概ね $2nm$ の部分の密度は $2.280g/cm^3$ であった。

【0225】熱酸化膜は酸化膜が概ね $2.3g/cm^3$ の密度であるのに対し、ラジカル酸化膜は大半の部分の密度が概ね $2.4g/cm^3$ であり、酸化膜の膜質が緻密であることを示している。ラジカル酸化膜の膜質が熱酸化膜より緻密であることは、図15に示されているように、前者の酸化膜の $Qb d$ が後者より大きいことに反映されている。

【0226】前の実施形態で述べた $O(^1D)$ 酸化による下地トンネル酸化膜の改善効果と同様に、 $550^{\circ}C$ を越える高温では、 $O(^3P)$ 酸化でも下地酸化膜の改善効果がある。

【0227】下地酸化膜として、例えば、 $1000^{\circ}C$ に加熱したシリコン基板表面を、例えば、3分間、常圧の水素燃焼雰囲気中に晒し、例えば、厚さ $8nm$ の熱酸化膜を形成する。

【0228】また下地酸化膜として、例えば $900^{\circ}C$ に加熱したシリコン基板表面を、例えば、5分間、常圧の水素燃焼雰囲気中に晒し、例えば、厚さ $8nm$ のwet酸化膜を形成する。

【0229】また下地酸化膜として、例えば $900^{\circ}C$ に加熱したシリコン基板表面を、例えば、15分間、圧力 $5Torr$ の $O_2/O_3\sim 7\%$ に晒し、例えば、厚さ $8nm$ のオゾン酸化膜を形成する。オゾン含有ガスは、例えばオゾナイザーを用いて形成する。

【0230】これらの下地酸化膜を、例えば、温度 $900^{\circ}C$ 、圧力 $5Torr$ 、放電周波数 $2.45GHz$ 、放電出力 $200W$ の、酸素ガスのマイクロ波プラズマダウフロー雰囲気に、例えば10分間晒し、酸化膜の厚さを例えば $10nm$ とする。形成されるシリコン酸化膜は、活性な酸素ラジカル $O(^3P)$ の作用により、基板/酸化膜界面の平坦性が高まると共に、酸化膜の膜質が緻密となり、酸化膜の絶縁破壊耐圧が向上する。酸素ラジカル $O(^3P)$ 雰囲気中で処理される下地酸化膜として、CVD法やスピンドット・オン・ガラス法により形成されたシリコン酸化膜を用いても良い。

【0231】ここで、 $550^{\circ}C$ を越える温度で酸化に用いる酸素ラジカル $O(^3P)$ の生成源として、プラズマ雰囲気、オゾン、光照射、活性な金属表面を用いるのがよい。

【0232】 $O(^3P)$ を生成する原料ガスは、酸素原子を有する分子を含むガスがよい。例えば、先に述べたように、酸素ガス(O_2)、オゾン(O_3)、一酸化一窒素、一酸化二窒素、二酸化一窒素、水蒸気、過酸化水素である。

【0233】 $O(^3P)$ を生成するプラズマ雰囲気は、本実施形態で述べたマイクロ波放電プラズマの代わりに、平行平板プラズマ、ヘリコンプラズマ、電子サイクロトロン共鳴プラズマ、ラジカルビーム源を用いてもよ

い。

【0234】 $O(^3P)$ の生成手段として、原料ガス分子が解離するエネルギーを有する光を照射してもよい。光照射を用いると、電子やイオンの生成を抑制し、特定の励起状態の $O(^3P)$ を選択的に形成することが可能である。

【0235】 $O(^3P)$ 源として、オゾン(O_3)を用いてもよい。オゾンは基板表面近傍で $O_3 \rightarrow O(^3P) + O_2$ に解離して基板に $O(^3P)$ を供給する。オゾンは、オゾナイザーを用いて原料ガスのコロナ放電により生成してもよいし、原料ガスのプラズマ放電や光照射によって $O(^3P)$ を発生させ、この $O(^3P)$ と周辺の O や O_2 との反応から O_3 を生成してもよい。

【0236】また、 $O(^3P)$ の生成手段として、原料ガスを、触媒作用を有する金属や金属酸化物の表面に晒してもよい。例えば、タングステンフィラメントを1500℃に熱すると、酸素ガスを $O(^3P)$ に分解することができる(Ikegami, Ohmori, Ikeda, Iwano, Zaima, and Yasuda, Extended Abstracts Of the 1995 International Conference On Solid State Devices and Materials, Osaka, 16~18th (1995))。また、例えば、白金や金のように酸素雰囲気に対して安定で、かつ触媒作用を有する金属の表面を用いても良い。これらの特徴を有する触媒として、例えば、酸化チタンのような金属酸化物を用いても良い。これら触媒は、必要に応じて、概ね150~1000℃の温度に加熱し、或いは概ね-50~0℃の温度に冷却して用いる。

【0237】次に、本実施形態に係る半導体の製造装置について説明する。図16は、本実施形態に係る半導体製造装置の概略構成を示す図である。図16では、簡単のため、各ユニットの制御装置類、配線、冷却水循環系統など細部を省略した。図16において、図4と同じ部分には同じ符号を付している。

【0238】酸化を行う炉201の材質は、例えば石英であるが、必要に応じて、BN(ボロンナイトライド)、アルミナ、テフロン、SUS、アルミニウムなど他の材質でもよい。石英を用いると、酸化によって形成される酸化膜の金属汚染防止に効果が大きい。

【0239】炉201は単管であるが、炉外からの不純物の内方拡散による基板の汚染防止のため、必要に応じて、二重管や三重管等の多重管とし、内管と最外管との間にパージガスを流してもよい。

【0240】被処理基板101の加熱にはヒータ207を用いるが、赤外線ランプ220を用いてもよい。加熱手段を基板101の近傍に設けてもよい。基板101の温度は、例えば、概ね700℃から900℃にする。

【0241】酸素活性種を生成するため、例えば、電極202を利用し、低圧の酸素ガスに対してマイクロ波プラズマを立てる。すなわち、マスフローコントローラ2127、バルブ2117、配管209、バルブ211

12、21113、21116、及び21118を経由して、圧力5 Torrの酸素ガス(O_2)を石英炉201内に導入する。より好ましくは、バルブ21112は閉め、バルブ21110、ガス精製器210、およびバルブ21111經由で酸素ガスを通し、ガス中の水分、二酸化炭素などの不純物を除去し、酸素ガスの純度を高める。この酸素ガス流に対して電極202から周波数2.45 GHzのマイクロ波を印加してプラズマを立て、このダウンフロー雰囲気に基づき基板101を晒し、基板表面を酸化する。

【0242】オゾン酸化に利用する際には、例えば、オゾナイザー208を用いる。オゾナイザーには、冷却水循環系統が付随している(図16には不図示)。酸素ガスを、マスフローコントローラ2127、バルブ2117、配管209、バルブ21112、および21114經由でオゾナイザー208に導入し、オゾン含有酸素ガスを、バルブ21115、21116、および21118を経由して、石英炉201内に導入する。このオゾン含有ガスの雰囲気に基づき基板101を晒し、基板表面を酸化する。

【0243】光照射を基板の酸化に用いる際には、例えば、光源205を用いる。酸素ガスを原料とする場合、 O_2 は波長243 nm以下の光によって $O_2 \rightarrow O(^3P) + O(^3P)$ のように分解するので、光源には、例えば、184.9 nmの輝線を有する低圧水銀ランプを用いる。上記のマイクロ波プラズマの場合と同様の経路で、酸素ガスを炉201内に導入し、光源205によって基板101近傍の酸素ガスを分解し、生成する酸素ラジカルをシリコンの酸化に用いる。光源を205の位置にすると、基板表面近傍に高強度の酸素ラジカルを生成し、酸化を高速で効率よく行うことができる。光照射による基板101表面の損傷を避けるため、基板101をガス流と平行の向きにしたり(図16で基板101の向きを変える)、基板101の側面から光を照射したりしてもよい。一方、光源を203の位置にすると、ラジカルが基板101上に均一に供給され、膜厚の均一性に優れた酸化膜が形成される。

【0244】触媒作用を有する金属や金属酸化物を酸素ラジカル源とする場合には、例えば、図16に示すように、被処理基板101の上流の221の位置に触媒を設置する。触媒の形状は、本図に示した線材のみならず、箔、網、粉末でもよく、アルミナなど他の部材で担持してもよい。加熱が必要な触媒を用いる時には、触媒221を基板101に近づけてヒータ207を用いてもよいし、赤外線ランプなどによる輻射加熱でもよい。触媒に直接電流を流して抵抗加熱を行ってもよい。冷却が必要な触媒では、例えば、水や液体窒素などの冷媒を触媒近傍に通して冷却する。

【0245】例えば、圧力概ね0.1 Torrの酸素ガス中に、通電加熱により概ね800℃に加熱した白金線

を設置し、この雰囲気中に、概ね800℃に加熱したシリコン基板を概ね60分間晒したところ、厚さ概ね2nmのシリコン酸化膜が形成された。

【0246】上記の数種の酸素活性種発生方法は、基板の枚葉処理（1枚ずつの処理）及びバッチ処理（複数の基板を一度にまとめて処理）のいずれにも有効である。より好ましくは、酸素プラズマ及びオゾンは、炉内に概ね均一にラジカルが供給されるので、バッチ処理に優れている。一方、光照射および金属・金属酸化物触媒は、これら発生源の近傍に高濃度にラジカルが生成するので、基板の枚葉処理に適する。

【0247】（第4の実施形態）次に本発明の第4の実施形態に係わるEEPROMのメモリセルの製造方法について説明する。

【0248】本実施形態の製造方法が第1の実施形態と異なる点は、前半の製造方法中のトンネル酸化膜の形成にある。

【0249】図17（a）の工程は図2（a）の工程と同様である。すなわち、p型シリコン基板101の表面にトレンチ溝120を形成した後、例えば、液相CVD法等のCVD法を用いて、シリコン酸化膜102によりトレンチ溝201の内部を埋め込み、素子分離を行なう。

【0250】次に図17（b）に示すように、p型シリコン基板101を、例えば550℃の酸素活性種O（¹D）雰囲気中に例えば120分間晒し、膜厚5nmの第1のトンネル酸化膜103₁₁（下地トンネル酸化膜）を形成する。

【0251】酸化に好ましい活性種O（¹D）による酸化は、例えば、第1の実施形態と同様の方法により行なう。

【0252】トンネル酸化膜130₁₁は、酸素ラジカルO（³P）を用いて形成しても良い。例えば、周波数2.45GHz、出力200Wのマイクロ波放電を低圧の酸素ガスに印加し、このプラズマのダウンフロー雰囲気中に、例えば温度800度のシリコン基板を例えば10分間晒し、例えば5nmのシリコン酸化膜を形成した。雰囲気圧力は例えば5Torrとした。

【0253】トンネル酸化膜130₁₁は、オゾンを用いて形成しても良い。例えば、オゾナイザーを用いてO₃/O₂～7%のオゾン含有ガスを形成し、この雰囲気中に、例えば、10分間、例えば900℃に加熱したシリコン基板表面を晒し、例えば5nmのシリコン酸化膜を形成した。雰囲気圧力は例えば5Torrとした。

【0254】これら酸素活性種を有する酸化雰囲気、概ね1～10%のハロゲン含有ガスを共存させ、ハロゲン原子によって酸化膜中の原子欠損部分や歪んだSi-O-Si結合を終端し、酸化膜の膜質強化によって絶縁破壊耐性向上の効果を高めることができる。ハロゲン含有ガスは、ハロゲン原子を有する分子を含むガスを

ことが好ましく、例えば、F₂、Cl₂である。ハロゲン含有ガスは、ハロゲン活性種による基板や酸化膜のエッチングを防ぐため、マイクロ波放電やオゾナイザー内での放電を立てないことが好ましい。例えば、放電電極やオゾナイザーを経由しないで基板表面にハロゲン含有ガスを導入する。

【0255】次に図17（c）に示すように、基板全面に第2のトンネル酸化膜103₁₂を低圧CVD法により堆積する。これらの積層されたトンネル酸化膜103₁₁、103₁₂が第1の実施形態のトンネル酸化膜103₁に相当する。

【0256】低圧CVD法は、例えば、シランガス50sccm、一酸化二窒素ガス450sccmの混合ガスを、750℃に加熱した基板近傍に導入し、例えば5分間で厚さ15nmのシリコン酸化膜を堆積した。雰囲気圧力は例えば1Torrとした。

【0257】酸化膜の堆積方法として、例えば、二フッ化シリコンSiF₂と酸素ラジカルとをシリコン基板表面近傍で反応させても良い。SiF₂は、例えば、流量が概ね50sccmの四フッ化シリコンガスSiF₄を、概ね1000℃に熱したシリコン結晶に通過させて形成し、例えば、700℃に加熱した基板に供給する。酸素ラジカル源として、例えば、流量が概ね500sccmの酸素ガスの流れに対してマイクロ波プラズマを印加し、このダウンフロー雰囲気を用いる。雰囲気圧力は例えば1Torrとする。例えば10分間で、厚さ15nmのシリコン酸化膜が堆積した。

【0258】これらのシリコン酸化膜堆積工程は、上記の、酸素活性種によるシリコンの酸化工程と同じ炉内で、基板を少なくとも外気に晒さずに、熱化工程と連続的に行った。

【0259】トンネル酸化膜103₁₂の堆積工程を、シリコンのラジカル酸化によるトンネル酸化膜103₁₁の形成工程と異なった炉内で、基板を少なくとも外気に晒さずに、酸化工程と連続的に行っても良い。

【0260】例えば、流量500sccm、圧力概ね1TorrのTEOS（Si（OC₂H₅）₄）雰囲気中に、700℃の基板を例えば2分間晒し、厚さ15nmのシリコン酸化膜を形成する。

【0261】トンネル酸化膜103₁₂として、シリコン窒化膜やシリコン窒化酸化膜を堆積しても良い。

【0262】例えば、流量概ね50sccmのSiH₂Cl₂、流量概ね500sccmのNH₃、及び流量概ね70sccmのN₂雰囲気、780℃に加熱した基板を例えば5分間晒し、厚さ15nmのシリコン窒化膜を堆積する。雰囲気圧力は、例えば、0.5Torrとする。

【0263】例えば、概ね135sccmのSiH₂Cl₂、流量概ね90sccmのNH₃、及び流量概ね450sccmのN₂O雰囲気、800℃に加熱した基

板を例えば5分間晒し、厚さ15nmのシリコン窒化膜を堆積する。雰囲気圧力は、例えば、1 Torr とする。

【0264】トンネル酸化膜103₁₁ 及び103₁₂の厚さは、それぞれ5nm及び15nm以外の厚さでも良い。これらの合計膜厚は、20nmより小さくても良く、例えば、10nm以下でも良い。

【0265】最後に、第1の実施形態で説明した図3(c)～図3(e)の工程と同様の工程を経て、EEPROMのメモリセルが完成する。

【0266】本実施形態の方法に従って製造したメモリセルのトンネル酸化膜を、断面を透過型電子顕微鏡(TEM)により観測し、従来方法により形成したそれと比較した。

【0267】その結果、第1の実施形態と同様に、本実施形態の方法(O⁽¹⁾D)酸化、O⁽³⁾P)酸化)を用いた場合のSi基板-トンネル酸化膜界面は、従来方法(乾燥酸素酸化)を用いた場合のシリコン基板-トンネル酸化膜界面よりも平坦であった。また、Qbdも、従来方法(乾燥酸化)により得たトンネル酸化膜より大

きい値であった。

【0268】これらの結果は、第1のトンネル酸化膜103₁₁として、p型シリコン基板101との界面において平坦性が高く緻密な膜質となるO⁽¹⁾D)、O⁽³⁾P)酸化膜を使用したことによるものと考えられる。

【0269】本実施形態は、酸化に好ましい活性種O⁽¹⁾D)、O⁽³⁾P)の濃度が小さく、トンネル酸化膜の形成速度が遅い場合、シリコン基板とトンネル酸化膜との界面の平坦化および界面近傍の緻密な膜質の確保に必要な膜厚の第1のトンネル酸化膜(下地トンネル酸化膜)103₁₁をO⁽¹⁾D)、O⁽³⁾P)雰囲気により形成し、その上に成膜速度の速い低圧CVD法によって第2のトンネル酸化膜103₁₂を堆積するという方法である。したがって、全体として成膜効率が高くなるという特徴がある。

【0270】p型シリコン基板101とトンネル酸化膜103₁との界面近傍の膜質が緻密になれば、Qbdが小さいことで問題となっているフローティングゲート電極104₁からトンネル酸化膜103₁への電子注入に対するトンネル酸化膜103₁のホットエレクトロン耐性が向上し、トンネル酸化膜103₁の電氣的信頼性が向上する。

【0271】この信頼性向上の他の要因としては、O⁽¹⁾D)やO⁽³⁾P)によって形成されたトンネル酸化膜103₁₁およびCVD法により堆積されたトンネル酸化膜103₁₂という、膜質の異なる酸化膜が積層されていることにより、絶縁破壊につながる電流リーク経路がフローティングゲート電極104₁からp型シリコン基板101までつながりにくいこともあげられる。

【0272】なお、本実施形態において、p型シリコン

基板101からトンネル酸化膜103₁への電子注入に対するトンネル酸化膜103₁の耐性を向上させるため、トンネル酸化膜103₁₂をO⁽¹⁾D)やO⁽³⁾P)雰囲気に晒して改質しても良い。

【0273】なお、本発明は上記実施形態に限定されるものではない。例えば、図4には、これまで述べた実施形態にいずれにも対応できる構成の酸化装置が示されているが、例えば酸化種としてO⁽¹⁾D)やO⁽³⁾P)のみを用いる場合など、図4に示される酸化装置の一部の構成のみを使用する場合には、その部分のみの構成からなる酸化装置を用いても良い。

【0274】基板加熱用ヒーター207は抵抗加熱であるが、赤外線ランプによる輻射加熱を用いても良い。

【0275】図4中では、基板101の表面がガス流に対して垂直に設定されているが、ガス流に対して平行に設置しても良い。

【0276】また、酸素ラジカル発生源として、マイクロ波放電の代わりに、平行平板プラズマ、ヘリコンプラズマ、電子サイクロトロン共鳴プラズマ、あるいはラジカルビーム源を用いても良い。

【0277】上記実施形態で述べた以外で、酸化に好ましい活性種により酸化される下地としては、例えば、層間絶縁膜としてのシリコン酸化膜やシリコン窒化膜や窒化酸化シリコン膜などがあげられる。

【0278】これらはいずれも電子スピン量子数s=0で酸化に好ましい活性種O⁽¹⁾D)などが容易に下地膜中に入り込んで反応し、緻密な膜質の酸化膜または窒化酸化膜を形成する。O⁽¹⁾D)が下地膜とシリコン基板との界面に到達すれば、界面を平坦化する効果が加わり、絶縁膜の信頼性がさらに向上する。

【0279】また、O⁽¹⁾D)酸化される下地として、従来の熱酸化膜やオゾン酸化膜でも良い。

【0280】エッチング、CVD、リソグラフィなどの半導体製造工程によってゲート酸化膜や層間絶縁膜が受けるプロセスダメージの修復に対しても、O⁽¹⁾D)酸化は有効である。

【0281】O⁽¹⁾D)の代わりに、さらに高い一重項励起状態の例えばO⁽¹⁾S)を用いても、O⁽¹⁾D)と同様の効果が得られる。

【0282】また、酸化される下地として、シリコン基板のみならず、例えばGaAs基板やInP基板でも良い。また基板でなく、SiやGaAsやInPなどの多結晶層やアモルファス層でも良い。

【0283】以上は、半導体製造工程の一部である酸化工程に対して最適な活性種を利用する技術であるが、酸化工程に限らず、プラズマCVD、プラズマ洗浄、エッチング、レジスト除去など、他の活性種を利用する工程についても、各工程に最適な活性種を選択的に高濃度に形成することにより、各工程を改善することができる。例えば、基板の処理効率(スループット)向上、形成さ

れる膜の膜質向上、あるいは除去・洗浄された後の下地膜の損傷抑制などが挙げられる。

【0284】また、本発明は、EEPROM以外のシリコン酸化膜、例えばMOSFETのゲート酸化膜の形成方法にも適用できる。

【0285】(第5の実施形態)図18(a1)～図18(d1)は、本発明の第5の実施形態を示した図であり、本発明をゲート酸化膜形成工程の前工程に用いることにより、ゲート酸化膜とシリコン基板との界面の平坦性が向上する点について示したものである。図18(a1)～図18(d1)が本発明に係る工程であり、工程図18(a2)～図18(d2)は対比のために従来技術を用いた工程を示したものである。

【0286】まず、図18(a1)に示すように、シリコン基板11を用意し(シリコン基板の表面には凹凸が形成されている)、図18(b1)に示すように、酸素ラジカル酸化によってバッファ酸化膜12(6.4nmを越える膜厚が好ましい)を形成する。

【0287】例えば、流量概ね800sccmの酸素ガス流に対して、放電周波数2.45GHz、放電出力200Wのマイクロ波プラズマを立て、このダウンフロー雰囲気、例えば930℃に加熱したシリコン基板を例えば15分間晒し、例えば厚さ10nmのシリコン酸化膜を形成する。雰囲気圧力は例えば5 Torrである。

【0288】また、例えば、O₃/O₂～7%のオゾン含有ガスをオゾナイザーで形成し、例えば930℃に加熱したシリコン基板表面を、例えば20分間、このオゾン含有ガス雰囲気に晒して、例えば厚さ10nmのシリコン酸化膜を形成する。雰囲気圧力は例えば5 Torrである。

【0289】ここで、基板温度は550℃を越えることが好ましく、より好ましくは、O(³P)の反応性を高め、かつ乾燥酸化による酸化膜の成長を抑制するため、基板温度が600℃を越えて950℃の範囲とする。

【0290】なお、従来技術では、図18(a2)に示すように、通常の熱酸化によってバッファ酸化膜12を形成する。例えば、流量概ね20l/分、1000℃の乾燥酸素雰囲気に、シリコン基板を例えば20分間晒し、例えば厚さ20nmのシリコン酸化膜を形成する。このとき、従来技術を用いてバッファ酸化膜12を形成した場合にはシリコン基板11とバッファ酸化膜12との界面が凸凹であるのに対し、本発明の酸素ラジカル酸化を用いてバッファ酸化膜12を形成した場合には、シリコン基板11とバッファ酸化膜12との界面は原子レベルで平坦化される。以下、この点について説明を行う。

【0291】酸素ラジカル酸化によって基板/酸化膜界面が原子レベルで平坦化されるのは、従来の熱酸化と異なり、活性な酸素原子ラジカルがシリコン基板に供給されるためと考えられる。熱酸化及びラジカル酸化とも、

酸化拡散種は酸化膜表面(酸化雰囲気側)から酸化膜内部に行くにつれ濃度が減少する。界面平坦性が比較的低いときには、界面の基板側の凸部(基板が酸化膜内に突き出た部分)が凹部(基板に酸化膜が突き出た部分)より酸化膜表面に近いので、凸部に供給される酸化種濃度が高くなり、界面平坦性の向上が進行する。界面の平坦性がある程度高くなると、互いに原子間距離が異なる基板と酸化膜との間の界面応力によって酸化反応の進行が抑制されると考えられる。従来の熱酸化では、基板/酸化膜界面における酸化種の反応性が高くないため、平坦性が高まった界面の応力によって酸化反応の進行が抑制され、界面平坦性の向上はある程度のラフネスで飽和してしまう。これに対し、酸化雰囲気から酸素原子ラジカルが供給されると、活性な酸化種が基板/酸化膜界面に到達し、界面応力による酸化反応の障壁を乗り越え、酸化膜表面により近い基板側の凸部を優先的に酸化するため、原子レベルまで界面が平坦化すると考えられる。

【0292】O(³P)より酸化に好ましいO(¹D)を酸化に用いると、O(³P)より低温で、より小さい酸化膜厚で、酸化膜/基板界面を平坦化することができる。また、界面の平坦性が更に高まる。

【0293】このようにしてバッファ酸化膜12を形成した後、図18(c1)に示すように、バッファ酸化膜12を剥離する。実際にシリコン基板(p型(100))上に酸素ラジカル酸化によってバッファ酸化膜を形成し(930℃、15分、膜厚10nm)、このバッファ酸化膜を剥離(0.25%HF、12分)した試料について、透過型電子顕微鏡(TEM)によって平坦性を評価したところ、基板/バッファ酸化膜界面は原子レベルで平坦であり、酸化膜剥離後の基板表面も原子レベルで平坦であった。これに対して、従来技術を用いて作製した試料(1000℃、20分の乾燥酸素による熱酸化、膜厚20nm)では、基板/バッファ酸化膜界面に数原子層の凹凸が見られ、この酸化膜を剥離した後の基板表面も凸凹であった。

【0294】バッファ酸化膜12を剥離した後、図18(d1)に示すように、酸素ラジカル酸化によりゲート酸化膜13を形成すると、例えばゲート酸化膜13の膜厚が8nm未満と薄くても、原子レベルで平坦な基板/ゲート酸化膜界面が得られる。

【0295】酸化膜の厚さが概ね5nm以下と小さい範囲では、従来の乾燥酸化やwet酸化でも、酸化前のシリコン基板表面を平坦化しておくことにより、酸化後に平坦な酸化膜/基板界面が形成された。これは、酸化膜圧が小さいと、酸化前のシリコン表面のラフネスが酸化後の酸化膜/基板界面の平坦性に大きく反映されるためである。

【0296】ここで、酸素ラジカル酸化は、流量概ね800sccmの酸素ガス流に対して、周波数2.45GHz、出力200Wのマイクロ波プラズマを立て、この

ダウンフロー雰囲気中に、例えば温度900℃に加熱したシリコン基板を例えば1分間晒して行った。雰囲気圧力は例えば例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば3 nmであった。

【0297】乾燥酸化は、例えば、900℃、常圧の乾燥酸素雰囲気にシリコン基板を例えば2分間晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。

【0298】wet酸化は、例えば、窒素ガスで50%に希釈した常圧の水素燃焼雰囲気に、シリコン基板を例えば2分間晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。

【0299】また、オゾン雰囲気で薄膜酸化膜を形成しても良い。例えば、 $O_3/O_2 \sim 7\%$ のオゾン含有ガスをオゾナイザーで形成し、例えば900℃に加熱したシリコン基板表面を、例えば5分間、このオゾン含有ガス雰囲気に晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。雰囲気圧力は、例えば5 Torrとした。

【0300】これに対して、熱酸化による従来技術を用いてバッファ酸化膜12を形成した場合には、ゲート酸化膜13形成前の基板11表面の平坦性が不十分であるため、基板/酸化膜界面の平坦化作用の高い酸素ラジカル酸化を用いても、平坦な基板/ゲート酸化膜界面を得ることはできない。

【0301】(第6の実施形態)図19(a1)～図19(c1)は、本発明の第6の実施形態を示した図であり、本発明を基板表面に形成された穴や溝の埋め込み工程の前工程に用いる場合について示したものである。図19(a1)～図19(c1)が本発明に係る工程であり、図19(a2)～図19(c2)は対比のために従来技術を用いた工程を示したものである。

【0302】まず、図19(a1)及び図19(a2)に示すように、シリコン基板21にRIEによって溝又は穴23を形成する。このとき基板表面にはRIEダメージ層22が形成される。続いて、図19(b1)に示すように、酸素ラジカル酸化によってバッファ酸化膜24(膜厚8 nm以上が好ましい)を形成する。例えば、流量概ね800 sccmの酸素ガス流に対して、周波数2.45 GHz、出力200 Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度930℃に加熱したシリコン基板を例えば15分間晒して、例えば10 nmのシリコン酸化膜を形成した。雰囲気圧力は、例えば5 Torrとした。

【0303】従来技術では、図19(b2)に示すように、通常の熱酸化によってバッファ酸化膜24を形成する。例えば、流量概ね20 l/分、1000℃の乾燥酸素雰囲気に、シリコン基板を例えば20分間晒し、例えば厚さ20 nmのシリコン酸化膜を形成した。その後、図19(c1)及び図19(c2)に示すように、バッファ酸化膜24を剥離する。例えば、概ね0.25%のフッ化水素水溶液に、基板を例えば12分間浸した。

【0304】従来技術でバッファ酸化膜24を形成した場合には、RIEダメージ層(破線の上側)のみならず非ダメージ層(破線の下側)もかなりの膜厚でバッファ酸化膜24中に取り込んでしまっている。従って、バッファ酸化膜剥離後、基板表面の平坦性が悪いのみならず、溝や穴の幅や深さが必要以上に広がってしまい、半導体素子の微細化に対して大きな障害となる。また、底面や側壁に大きな凹凸があるので、後工程で埋め込まれる絶縁層の絶縁破壊が発生しやすい。これに対して、酸素ラジカル酸化によってRIEダメージ層をわずかに上回る膜厚でバッファ酸化膜24を形成した場合には、バッファ酸化による基板表層の損失が必要最小限で済み、半導体素子の微細化につながるとともに、基板表面並びに穴や溝の底面及び側壁は極めて平坦となり、また、穴や溝の上端の角も丸くなり後工程で埋め込まれる絶縁層の絶縁破壊耐性が向上する。

【0305】本発明を用いて、例えば0.5 μm、深さ0.4 μmの素子分離用の溝の内壁及び底面を、上に述べた、ラジカル酸化による厚さ10 nmの酸化膜形成後、フッ酸による酸化膜剥離という手順で平坦化し、この溝に対して、例えばTEOS($Si(OCH_3)_4$)を用いたCVD法により、シリコン酸化膜を埋め込んだ。例えば、TEOSの流量は500 sccm、圧力は概ね1 Torrとし、700℃に加熱した基板を例えば、30分間晒して、溝をシリコン酸化膜で埋め込んだ。

【0306】また、例えば、幅0.4 μm、深さ4 μmのトレンチキャパシタの内壁及び底面を、上に述べた、ラジカル酸化による10 nmの酸化膜形成後、フッ酸による酸化膜剥離という手順で平坦化し、この穴の内壁を酸化雰囲気で酸化後、誘電体を埋め込んだ。

【0307】平坦か処理されたトレンチの内部の酸化では、例えば、流量概ね20 l/分、常圧、1000℃の乾燥酸素雰囲気に、シリコン基板を例えば20分間晒し、例えば厚さ20 nmのシリコン酸化膜を形成した。なお、この酸化には、例えばwet酸化雰囲気、酸素ラジカル雰囲気、オゾン雰囲気など他の酸化方法を用いても良い。

【0308】酸化膜が内壁表面に形成されたトレンチ内に、例えば低圧CVD法を用いて、ポリシリコン層の堆積を行った。例えば100 sccmのシランガスを基板近傍に導入し、圧力を例えば0.1 Torrとした。基板温度を例えば620℃とし、概ね40分間でトレンチ内壁をポリシリコンで埋め込んだ。ポリシリコン層の代わりに、例えば、RZT($Pb-Zn-Ti$ 酸化物)やBSTO($Ba-Sr-Ti$ 酸化物)のような強誘電体を埋め込んでも良い。

【0309】これらのいずれも、乾燥酸化後に酸化膜を剥離する従来法より、穴や溝の平坦性が向上したので、穴や溝に埋め込み後の素子分離用の溝やトレンチキャパ

シタの絶縁破壊耐性が、従来より向上した。

【0310】本実施形態において、シリコン層表面を平坦にするのに必要なバッファ酸化の酸化膜厚として6.4nmを越える厚さが好ましいとしているが、この値について補足する。

【0311】図20は、ラジカル酸化（酸素活性種を用いた酸化）によって形成されたシリコン酸化膜について、 $\text{SiO}_2/\text{Si}(100)$ 界面ラフネスの酸化膜厚依存性である。ここで界面ラフネスは、 $\text{SiO}_2/\text{Si}(100)$ 界面の断面TEM（透過型電子顕微鏡）写真上で、 SiO_2/Si 界面の最高点と最低点との間の高さである。TEM写真の界面方向の視野は約70nmである。図20で SiO_2/Si 界面ラフネスが小さいほど、酸化膜除去後のシリコン表面の平坦性が高まる。

【0312】図20に示すように、通常の酸化前の $\text{Si}(100)$ 表面には、2～3原子層の高さのラフネスがある。この表面を酸化すると、酸化の進行とともに $\text{SiO}_2/\text{Si}(100)$ 界面ラフネスの高さが小さくなる。酸素ラジカルで酸化して6.4nmを越える厚さの酸化膜を形成すると、 $\text{SiO}_2/\text{Si}(100)$ 界面ラフネスの高さが1原子層以下となり、原子レベルで平坦な $\text{SiO}_2/\text{Si}(100)$ 界面が形成される。一方従来の乾燥酸化では、厚さ10nmの酸化膜を形成しても、1～2原子層の高さの界面ラフネスが残り、平坦な $\text{SiO}_2/\text{Si}(100)$ 界面が得られない。従って、原子レベルで平坦なシリコン表面を形成するには、ラジカル酸化で6.4nmを越える厚さの酸化膜を形成し、この酸化膜を除去すればよい。

【0313】（第7の実施形態）酸化前の半導体表面の凹凸が大きい場合における実施形態を説明する。

【0314】バッファ酸化前の半導体表面の凹凸が大きいと、酸素活性種を用いたバッファ酸化で厚さが概ね8～10nmの酸化膜を形成しても、酸化前の凹凸を解消し切れない。酸素活性種で形成するバッファ酸化膜の厚さを大きくしてもよいが、図21に示すように、酸素ラジカルによる酸化には酸化膜の成長が飽和するという傾向があるので、酸素活性種による酸化の膜厚を大きくすることはさほど効率的ではない。より好ましくは、図22に示すように、酸化膜の形成と除去とを複数回行うことが有効である。

【0315】酸素活性種を用いる酸化によって酸化膜／シリコン基板界面が原子レベルで平坦化される原因は、この酸化による酸化膜成長速度を比べて見ると、次のように考えられる。

【0316】図21は、酸素活性種を用いて形成される酸化膜厚の酸化時間依存性である。酸化の初期には急速に酸化膜が成長し、酸化膜の成長とともに膜厚の増加が抑制される。このことから、酸素活性種による酸化には、酸素ラジカルによるシリコンの酸化は急速に進行し、一方酸化膜内では酸素ラジカルの拡散が抑制される

という特徴がある。酸化膜成長速度が、本図中に示されるような対数関数でフィッティングされることは、酸素ラジカルが酸化成の中で失活することを示している。酸化膜中の酸素ラジカル濃度が酸化膜表面の $1/e$ （ e ：自然対数の底）になる深さは、緩和距離 $d^* = 3\text{nm}$ で表される。

【0317】図20から、酸化膜／基板界面の平坦化の効果は膜厚6.4nmを越えた範囲で見出される。この膜厚は、図21に示した緩和距離 d^* よりかなり大きいので、酸化膜／基板界面近傍での酸素ラジカル濃度は、ラジカルの酸化膜中での失活によって極めて小さくなっていると考えられる。従って、酸素ラジカルが酸化膜／基板界面近傍において界面方向に容易に移動できるようになり、界面の1原子層レベルの凹凸をラジカルが感知し、界面の凸部にあって酸化されていない Si 原子を酸素ラジカルが酸化し、界面が原子レベルまで平坦化されるものと推定される。

【0318】図20によると、酸化前のシリコン基板表面には概ね3原子層の凹凸があり、ラフネスの高さは概ね0.8～1nmである。このラフネスを解消するために、ラジカル酸化で厚さ6.4nmを越えて概ね10nmの厚さまで酸化膜を形成する必要がある。このことから、酸素活性種を用いてシリコン表面のラフネスを解消するためには、ラフネスの高さの概ね10倍の厚さまでシリコン酸化膜を形成し、形成される酸化膜を除去することが好ましい。

【0319】図22には、凹凸の大きい半導体表面の平坦化のため、酸化膜の形成と除去とを複数回行う工程の例を、トレンチ内壁の平坦化を例に示している。

【0320】図22（a）は、例えばRIE（反応性イオンエッチング）工程によって形成された直後のトレンチである。

【0321】RIE工程直後のトレンチに対して1回目のバッファ酸化を行って図22（b）の形状とし、 SiO_2 を除去すると、図22（c）のように、内壁表面のラフネスが改善されたトレンチが得られる。この1回目のバッファ酸化は、酸素活性種を用いた酸化のみならず、乾燥酸化、水蒸気雰囲気でのwet酸化、塩酸雰囲気での酸化、オゾンあるいは強酸化水素を含む液相での酸化など、従来法による酸化でもよい。

【0322】ここでトレンチは、例えば幅 $0.4\mu\text{m}$ 、深さ $4\mu\text{m}$ のものをを用いた。1回目のバッファ酸化には、例えば、酸素ラジカル雰囲気を用いた。すなわち、例えば、流量概ね 800scm の酸素ガス流に対し、1回目のバッファ酸化によってトレンチ内壁の平坦性のある程度高めた後、2回目のバッファ酸化を行って図22（d）の形状とし、 SiO_2 を除去すると、図22（e）のように、内壁表面のラフネスがさらに改善されたトレンチが得られる。酸化膜除去後のトレンチ内壁の平坦性を高めるため、この2回目のバッファ酸化には酸

化活性種を用いることが好ましい。

【0323】2回目のバッファ酸化には、例えば、酸化ラジカル雰囲気を用いた。すなわち、例えば、流量概ね800 sccmの酸素ガス流に対して、周波数2.45 GHz、出力200Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度900℃に加熱したシリコン基板を例えば1分間晒して行った。雰囲気圧力は例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば10 nmであった。酸化膜形成後、例えば、概ね0.25%のフッ化水素水溶液に、基板を例えば12分間浸し、形成された酸化膜を剥離した。

【0324】半導体表面の平坦性を高めるため、前記1回目のバッファ酸化を複数回行ってよい。また、前記2回目のバッファ酸化の後、例えば次工程の前処理として、平坦化された半導体表面のラフネスを悪化させない程度に、再度、何らかの方法により酸化を行い、酸化膜を除去してもよい。

【0325】(第8の実施形態)図23(a1)～図23(d1)は、本発明の第8の実施形態を示した図であり、本発明をコンタクトホール底面に露出した基板表面の平坦化に用いる場合について示したものである。図23(a1)～図23(d1)が本発明に係る工程であり、図24(a2)及び図24(b2)は対比のために従来技術を用いた工程を示したものである。なお、図24(b2)の工程が図23(d1)の工程に対応している。

【0326】まず、図23(a1)及び図24(a2)に示すように、シリコン基板31上にソース・ドレインとなる不純物拡散層32及び層間絶縁膜33を形成し、RIE等によってコンタクトホール34を形成する。このとき、露出した不純物拡散層32の表面には凹凸が形成される。その後、本発明では、コンタクトホールを開孔した後、図23(b1)に示すように、酸素ラジカル酸化によってコンタクトホール底面にバッファ酸化膜35(6.4 nmを越える膜厚が好ましい)を形成する。続いて、図23(c1)に示すように、バッファ酸化膜35を剥離した後、図23(d1)に示すように、金属配線層36を形成する。

【0327】コンタクトホールの幅は例えば、0.3 μm、深さは例えば500 nm出会う。底面のバッファ酸化膜35の形成には、例えば酸素ラジカルを用いた。すなわち、例えば、流量概ね800 sccmの酸素ガス流に対して、周波数2.45 GHz、出力200Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度700℃に加熱したシリコン基板を例えば90分間晒して行った。雰囲気圧力は例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば10 nmであった。

【0328】バッファ酸化膜の除去には、例えば、フッ

化水素とメタノールとの混合気体雰囲気を用いた。フッ化水素とメタノールとの混合割合は、例えば、これらの共沸組成である38.5%と61.5%としたが、フッ化水素の割合を低下させて酸化膜のエッチング速度を調節しても良い。この気相雰囲気に、例えば室温、常厚で1分間、基板を晒し、バッファ酸化膜を除去した。この工程は、バッファ酸化膜形成工程終了後、基板を少なくとも外気に晒さずに連続的に行った。

【0329】気相でのバッファ酸化膜除去工程には、フッ化水素とメタノールとの皇后上記雰囲気以外にも、例えば、無水フッ化水素上記雰囲気、紫外線励起のF₂/H₂ガス、CF₄のようなF含有ガスによるCDE(化学的ドライエッチング)やRIE(反応性イオンエッチング)、水素ラジカル処理、ArプラズマやN₂プラズマによるスパッタリングを用いても良い。

【0330】バッファ酸化膜が除去されたコンタクトホール内を含めた基板全体に、マグネトロンスパッタ法により例えば厚さ200 nmのアルミニウムを堆積させ、配線層を形成した。

【0331】このように、本発明ではコンタクトホール底面にバッファ酸化膜を形成した後これを剥離するので、極めて平坦なコンタクトホール底面が得られる。したがって、配線層が底面上に均一に成長するので、配線層と基板との接触抵抗が低減され、配線層の信頼性が向上するとともに、不純物拡散層での電荷の突き抜けが防止され、不純物注入層の深さを浅くすることが可能となる。なお、金属配線層を堆積する代わりに、平坦化されたコンタクトホール底面のシリコン基板をシリサイド化して金属シリサイド層を形成した場合にも同様の効果が得られる。

【0332】シリサイド層は、例えば、厚さ20 nmのチタン層をマグネトロンスパッタ法によって基板上に堆積し、続いて、例えば700℃、30秒の熱処理を行って形成した。このシリサイド層を含む基板全体に、スパッタ法によって、例えば厚さ200 nmのアルミニウム層を形成した。なお、基板上に例えば厚さ70 nmのチタンナイトライド層をスパッタ法で形成し、例えば700℃、30秒の熱処理によってシリサイド化し、更に例えば厚さ200 nmの銅を堆積しても良い。

【0333】(第9の実施形態)次に、本発明の第9の実施形態として、本発明をMOSトランジスタの製造工程に用いる場合について述べる。なお、本実施形態はEEPROM等の不揮発性メモリについても同様に適用可能である。

【0334】図24は、第9の実施形態に係るnチャンネルMOSトランジスタの素子構造を示す断面図である。

【0335】p型シリコン基板41の表面には、本発明を適用したトレンチ溝にシリコン酸化膜を埋め込んだ素子分離領域44が形成されている。なお、LOCOS等

により素子分離を行ってもよい。素子領域のシリコン基板 41 の表面には、ソース・ドレイン領域 48 として高濃度の n 型不純物拡散層が形成されている。また、シリコン基板 41 表面には、本発明を適用したゲート酸化膜 46 が形成されており、このゲート酸化膜 46 上にはゲート電極 47 として砒素を含有したポリシリコン膜が形成されている。基板全面にはシリコン酸化膜 49 が形成されており、このシリコン酸化膜 49 に開孔された接続孔を介して、同一の導電層 (A1 等) をパターンニングして形成された配線層 50 及び 51 が設けられている。

【0336】図 25～図 27 は、図 24 の n チャンネル MOS トランジスタの製造方法を示す工程断面図である。以下、図 25～図 27 にしたがって、製造工程について説明する。

【0337】まず、図 25 (a) に示すように、例えば反応性イオンエッチング (RIE) 法を用いて、p 型シリコン基板 41 の表面にトレンチ溝 42 を形成する。溝の底面や側壁にはエッチング種によって凹凸が形成される。

【0338】次に、図 25 (b) に示すように、p 型シリコン基板 41 を例えば 800℃ の酸素ラジカル雰囲気 10 に 60 分間晒し、例えば膜厚 10 nm のバッファ酸化膜 43 を形成する。その結果、酸素ラジカル酸化膜の基板／酸化膜界面平坦化作用により、トレンチ溝の底面や側面の平坦性が向上する。なお、図 25 (b) の例では、トレンチ溝以外の基板表面も同時に酸化され平坦性が向上しているが、トレンチ溝以外の領域にシリコン酸化膜等によるマスク層を設けてトレンチ溝のみを酸化してもよい。

【0339】酸素ラジカルを用いたバッファ酸化膜 43 は、例えば図 4 に示した製造装置を用いて形成される。

【0340】酸素ラジカルは、例えば、酸素ガス (O₂) をマスフローコントローラ 212、バルブ 211、配管 209 等を通してシリコン基板 101 が設置された石英管 201 内に導入し、この酸素ガスをプラズマ放電することによって生成する。このようにして生成された酸素ラジカルは、ダウンフローによりシリコン基板 101 に供給される。また、好ましくは、酸素ガスをガス精製器 210 に通して精製し、酸素ガスに微量に混入している水分や二酸化炭素等の不純物を取り除く。

【0341】石英管 201 内の圧力は排気系により制御され、例えば 5 Torr である。また、酸素ガス流量はマスフローコントローラ 212 によって制御され、例えば 800 sccm である。プラズマ放電は、例えば石英管 201 外に設置したキャビティ (マイクロ波プラズマ発生用放電電極) を用いて行い、プラズマ周波数は例えば 2.45 GHz、放電出力は例えば 200 W とする。シリコン基板 101 は例えばヒーター 206 によって加熱され、酸素ガスのプラズマ放電による酸化処理温度は例えば 800℃ である。なお、本例では基板加熱用ヒ-

ター 206 は抵抗加熱としているが、赤外線ランプによる輻射加熱を用いてもよい。また、本例では基板 101 の表面がガス流に対して垂直になるよう設置されているが、基板 101 の表面がガス流に対して任意の角度になるよう設置することも可能である。

【0342】図 25～図 27 に示した製造工程の説明に戻ると、図 4 の装置を用いてバッファ酸化膜 43 を形成した後、図 25 (c) に示すように、バッファ酸化膜 43 を剥離する。その結果、底面及び側壁の平坦性が高いトレンチ溝が得られる。酸化膜の剥離処理では、基板 41 を例えば 0.25% のフッ化水素酸水溶液に、例えば 12 分間浸す。酸化膜のエッチング速度が高すぎると、酸化膜剥離後の基板表面のラフネスが悪化する。酸化膜の剥離速度を抑制し、酸素ラジカル酸化膜の基板／酸化膜界面の平坦性を悪化させないで基板表面を露出させるためには、フッ化水素酸水溶液濃度を 1% 以下とするか、フッ化アンモニウム水溶液の水素イオン濃度を 10⁻⁴ mol/l 以下 (pH ≧ 4) とすることが好ましい。なお、フッ化水素分子を含むガス雰囲気中でバッファ酸化膜を剥離するようにしてもよい。

【0343】次に、図 25 (d) に示すように、液相 CVD 法等の CVD 法を用いて、シリコン酸化膜 44 によりトレンチ溝を埋め込み、素子分離を行なう。

【0344】次に、図 26 (e) に示すように、例えば濃度 5% のフッ化水素酸水溶液によりシリコン酸化膜 44 の上層部分を除去し、素子領域のシリコン基板 41 表面を露出させる。露出した基板表面は、例えば、シリコン酸化膜 41 の堆積工程における反応性プラズマや、比較的膜厚の厚いシリコン酸化膜 41 の高速エッチングに用いる高濃度のフッ化水素酸水溶液等により、平坦性が悪くなる。

【0345】次に、図 26 (f) に示すように、基板 41 を酸素ラジカル雰囲気 10 に晒し、バッファ酸化膜 45 を形成する。酸化条件は、例えば上述した図 25 (b) の工程と同様にする。その結果、酸化ラジカル酸化膜の基板／酸化膜界面平坦化作用により、素子領域となる基板表面が原子レベルで平坦化する。

【0346】次に、図 26 (g) に示すように、バッファ酸化膜 45 を剥離することにより、平坦性が極めて高い基板表面が得られる。酸化膜の剥離条件は、例えば上述した図 25 (c) の工程と同様にする。

【0347】次に、図 26 (h) に示すように、シリコン基板 41 表面を酸化して、例えば膜厚 3 nm のゲート酸化膜 46 を形成する。このような極薄酸化膜では、酸化前の基板表面のラフネスが、酸化後の基板／酸化膜界面の平坦性に大きく反映される。酸化ラジカル酸化によってバッファ酸化膜 45 を形成し、ゲート酸化工程前の基板表面を平坦化したことにより、極薄酸化膜でも極めて平坦性の高い基板／ゲート酸化膜界面を得ることができ

【0348】ゲート酸化膜46の形成には、例えば、酸素ラジカルを用いた。例えば、流量概ね800 sccmの酸素ガス流に対して、周波数2.45 GHz、出力200 Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度900℃に加熱したシリコン基板を例えば1分間晒して行った。雰囲気圧力は例えば例

例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば3 nmであった。この酸化膜の断面をTEM（透過型電子顕微鏡）で観察したところ、酸化膜／基板界面が原子レベルで平坦であった。図20に示したように、通常のシリコン基板表面のラジカル酸化で厚さ3 nmの酸化膜を形成しても、酸化前に基板表面に概ね3原子層の高さのラフネスがあるため、酸化膜／基板界面は平坦にならない。

【0349】ゲート酸化膜46の形成のため、乾燥酸化を用いても良い。例えば、900℃、常圧の乾燥酸素雰囲気にシリコン基板を例えば2分間晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。

【0350】ゲート酸化膜46の形成にwet酸化膜を用いても良い。例えば、窒素ガスで50%に希釈した常圧の水素燃焼雰囲気に、シリコン基板を例えば、2分間晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。

【0351】ゲート酸化膜46の形成にオゾン雰囲気をを用いても良い。O₃/O₂ ~ 7%のオゾン含有ガスをオゾナイザーで形成し、例えば900度に加熱したシリコン基板表面を、例えば5分間、このオゾン含有ガス雰囲気に晒し、例えば厚さ3 nmのシリコン酸化膜を形成した。雰囲気圧力は、例えば5 Torrとした。

【0352】ゲート酸化膜として、シリコン窒化膜を用いても良い。例えば、窒素ガスにより概ね0.1%に希釈したアンモニアガス雰囲気に、温度概ね950℃のシリコン基板を例えば60秒間晒すと、厚さ概ね2 nmのシリコン窒化膜が形成された。

【0353】次に、図27(i)に示すように、ゲート電極47として砒素をドーブしたポリシリコン膜を低压CVD法を用いて650℃で基板全面に堆積し、その後、ポリシリコン膜47及びゲート酸化膜46を反応性イオンエッチング法を用いて連続的にエッチングする。

【0354】次に、図27(j)に示すように、加速電圧40 keV、ドーズ量 $2 \times 10^{15} \text{ cm}^{-2}$ の条件で、ゲート電極47をマスクとしてシリコン基板41表面に砒素イオンを注入して、ソース・ドレイン領域48を自己整合的に形成する。その後、低压CVD法を用いてシリコン酸化膜49を基板全面に形成する。

【0355】次に、図27(k)に示すように、ゲート電極47及びソース・ドレイン領域48に接続を取るためのコンタクトホールを開孔し、続いて基板全面にA1膜を形成してこれをパターニングし、ゲート電極47及びソース・ドレイン領域48に接続される配線層50及び51を形成する。

【0356】本実施形態の方法に従って製造したnチャネルMOSトランジスタについて、その断面を透過型電子顕微鏡により観測した。トレンチ溝については、バッファ酸化に熱酸化を用いた従来のものより、底面や側壁における基板／埋め込み酸化膜界面の平坦性が向上した。基板／ゲート酸化膜界面については、従来技術では得ることができない原子レベルで平坦な基板／酸化膜界面が得られた。また、これらトレンチ溝の埋め込み酸化膜やゲート酸化膜に対する絶縁破壊耐圧やQ_{bd}（絶縁破壊までに酸化膜を通過する総電子量）の値は従来よりも大きくなり、またゲート酸化膜下部を流れる電荷の移動度も従来よりも大きくなった。一方、酸化膜の界面準位密度は小さくなり、電気特性の改善が見られた。

【0357】酸化前のシリコン基板表面を平坦化すると、酸化後のゲート酸化膜表面（酸化雰囲気側）も平坦化され、ゲート酸化膜上に形成されるゲート電極とゲート酸化膜との界面も平坦性が従来より向上する。本発明によって得られるゲート酸化膜の電気特性の改善には、このゲート電極／ゲート酸化膜界面の平坦化効果も寄与している。

【0358】本実施形態の方法が従来の方法と異なる点は、基本的には酸化種の違いだけであるので、プロセス数が増加したりプロセスが複雑になるといった問題はほとんど生じない。

【0359】また、ゲート酸化膜46形成前に、本発明の方法を用いて基板41表面を平坦化することにより、ソース・ドレイン領域48と層間絶縁膜49及び配線層51との間の界面平坦性も従来より向上する。

【0360】なお、図27(k)に示すコンタクトホールの開孔後、コンタクトホール底面の基板露出面に対して酸素ラジカル酸化を行ってバッファ酸化膜を形成し、図23(a1)～図23(d1)に示した工程と同様にしてこのバッファ酸化膜を剥離し、その後に配線層50及び51を形成するようにしてもよい。このようにすれば、例えばRIEによってコンタクトホール開孔時に損傷を受けたコンタクトホール底面が修復され、コンタクトホール底面を平坦化することができる。なお、バッファ酸化時の加熱によるコンタクトホール周辺の変形や変質を防止するために、酸素ラジカル酸化温度を低くすることが好ましい。例えば、700℃、O₂圧力5 Torr、プラズマ放電出力200 W、酸化時間90分として、膜厚10 nmのバッファ酸化膜を形成した。その後、基板全体を例えば0.25%のフッ化水素酸水溶液に例えば12分間浸し、バッファ酸化膜を剥離した。このような工程を加えたところ、配線層50及び51と下地のシリコン（基板41及びゲート電極47）との接触抵抗が減少し、配線層の寿命が向上した。これは、配線層が平坦な底面上に均一に成長したためと考えられる。

【0361】また、上記の例では図27(k)の工程において配線層50及び51を形成したが、配線層の代わ

りにシリコン基板 4 1 の表面をシリサイド化して金属シリサイド層を形成するようにしてもよい。この場合にも、上述したように、コンタクトホールの開孔後、コンタクトホール底面の基板露出面に対して酸素ラジカル酸化を行ってパッファ酸化膜を形成し、このパッファ酸化膜を剥離した後、金属シリサイド層を形成すればよい。

【0362】なお、パッファ酸化膜の形成やゲート酸化膜の形成に用いる酸素ラジカル酸化では、上述したように O_2 ガスのマイクロ波プラズマ放電によって酸素活性種を発生させる以外に、以下に述べるような方法を用いて酸素活性種を発生させることも可能である。

【0363】 O_2 ガスの励起方法としては、平行平板プラズマ、ヘリコン波プラズマ、電子サイクロトロン共鳴プラズマ、ラジカルビーム源等を用いることができる。

【0364】また、酸素ガス (O_2) の代わりに、オゾンを用いたオゾン酸化によってパッファ酸化膜やゲート酸化膜を形成してもよい。この場合には、図 4 のバルブ 7 4 c を閉じ、酸素ガスをオゾンナイザー 8 0 に通すことによりオゾンを含むガスを石英管 2 0 1 内に導入する。

【0365】また、酸素ラジカルを形成する原料ガスとしては、酸素ガス以外に酸素原子を含む分子のガスを用いてもよい。例えば、オゾン (O_3)、一酸化窒素 (NO)、一酸化二窒素 (N_2O)、二酸化窒素 (NO_2)、水蒸気 (H_2O)、過酸化水素 (H_2O_2) 等である。これらのガスや酸素ガスは、単一で用いてもよいし複数のガスを混合してもよく、ヘリウム、ネオン、アルゴンのような不活性ガスなどと混合して用いてもよい。

【0366】また、酸素ガスやオゾンガスに励起光を照射して酸素原子ラジカルを発生させて酸素ラジカル酸化に用いてもよい。

【0367】酸素ガスやオゾンガスに励起光を照射するには、図 4 に示した光源 2 0 3 及び 2 2 0 を用いる。光源 2 2 0 は基板 1 0 1 の表面を照射するので、基板表面のラジカル濃度を高められる。また、光源 2 0 3 は励起光照射による基板表面の損傷を抑制できる。なお、励起光子数は 1 光子励起でも 2 光子以上の多光子励起でもよい。また、複数の光源を併用してもよい。

【0368】励起光の照射によって発生させる酸素原子ラジカルの種類としては、基底状態の $O(^3P, s=1)$ 、第 1 励起状態の $O(^1D, s=0)$ 、第 2 励起状態の $O(^1S, s=0)$ 、……等が挙げられる。 s は酸素原子全体としての電子スピン量子数である。ここで、酸素原子に束縛されている $2p$ 軌道の 4 個の価電子はそれぞれ、上向きスピン (\uparrow : スピン量子数 $1/2$) 又は下向きスピン (\downarrow : スピン量子数 $-1/2$) を持ち、各価電子のスピン量子数の総和が s に反映されると考えている。なお、 S, P, D は、酸素原子全体としての価電子の方位量子数 $l=0, 1, 2$ に対応する。

【0369】これら種々の酸素原子のいずれも、上記の酸素ラジカル酸化に用いることができる。図 6 (a) に示すように、 $O(^1D)$ や $550^\circ C$ を越える高温雰囲気での $O(^3P)$ は、反応性が高いので、酸化膜/基板界面で Si を 1 原子層ずつ酸化し、この界面が原子レベルで平坦になる。一方従来の乾燥酸化では、図 6 (b) に示すように、反応性が低いので、未反応の Si 原子が酸化膜/基板界面に残り、この界面に凹凸が残る。より好ましくは、 $O(^1D)$ などの励起状態が一重項状態の酸素原子ラジカルの濃度を高めるようにする。

【0370】すなわち、 $O(^1D)$ や $O(^1S)$ は $s=0$ であり、価電子のスピンが対 ($\uparrow\downarrow$) をなしている。従って、 $Si-Si$ 結合 (価電子: $\uparrow\downarrow$) に O 原子が入り込みやすいので、反応性が高く酸化膜形成速度が高いとともに、基板/酸化膜界面の平坦化作用も高い。これに対し、 $O(^3P)$ は $s=1$ であり、2 個の価電子のスピンがいずれも上向き ($\uparrow\uparrow$) 或いは下向き ($\downarrow\downarrow$) である。従って、 $O(^1D)$ や $O(^1S)$ よりも $Si-Si$ 結合 (価電子: $\uparrow\downarrow$) に入り込みにくく、したがって反応性がやや劣る。

【0371】活性種 $O(^1D)$ の濃度を高めるには、例えば図 4 の装置において、一酸化二窒素 (N_2O) ガスをマスフローコントローラ 2 1 2、バルブ 2 1 1、配管 2 0 9 を通して石英管 2 0 1 内に導入し、この N_2O ガスを光源 2 0 3 から照射される波長 197 nm の光によって励起する。この方法により、酸素原子ラジカルとして、 $O(^1D)$ が選択的に形成される。

【0372】なお、図 4 には、以上のような多くの方法に対応する装置構成の例が示されているが、例えば酸化原子ラジカルの生成方法として酸素ガスのプラズマ放電のみを用いる場合など、図 4 に示される装置構成の一部のみを使用する場合には、その部分のみの装置構成としてもよい。

【0373】(第 1 0 の実施形態) 酸素活性種をパッファ酸化に用いて酸化膜を形成後、この酸化膜の除去工程に気相雰囲気を用い、かつパッファ酸化工程および酸化膜除去後の工程を気相雰囲気で行えば、パッファ酸化→酸化膜除去→後工程を、同一の半導体製造装置内で、半導体装置を少なくとも外気に晒さずに連続的に行うことが可能となる。ここで後工程とは、例えば、ゲート酸化工程、窒化工程、絶縁膜堆積工程、導電膜堆積工程、あるいは金属と半導体との化合物 (例えば金属シリサイド) の形成工程である。パッファ酸化→酸化膜除去→後工程を連続的に行うことは、半導体表面の汚染による絶縁膜の絶縁破壊耐性劣化や配線層と半導体表面とのコンタクト不良など、電気的特性の劣化防止による、半導体装置の性能や歩留まりの向上とともに、半導体装置製造のスループット向上および省力化に対して極めて有効である。

【0374】なお、本明細書ではパッファ酸化で形成さ

れる酸化膜の除去工程に気相雰囲気を用いているが、酸化膜除去の前後の、バッファ酸化工程および後工程（例えばゲート酸化工程）に水分の混入などの影響がないようにできれば、例えばフッ酸処理のような薬液を用いるwet処理あるいはCMP（ケミカル・メカニカル・ポリッシング）処理を、酸化膜除去工程に用いてもよい。

【0375】図28は、バッファ酸化工程、酸化膜除去工程、およびこの後工程を、半導体装置を少なくとも外気に晒さずに連続的に行う半導体製造装置の一例である。

【0376】図28では、各工程を個別の容器内で行うことを想定し、各容器を一列に並べているが、各容器を、例えば円形など、別の配置にしてもよい。また、全工程を同一の容器で行ってもよいし、一部の工程のみを同じ容器で行ってもよい。図28で形成された膜を、例えば選択的にあるいは全面的にエッチングするなど、次工程を行う装置を、各図に追加してもよい。エッチング方法としては、例えば化学的ドライエッチング、反応性イオンエッチング、薬液を用いるwet処理、あるいはケミカル・メカニカル・ポリッシングを用いる。図28にある枚数の装置や次工程用の装置を適宜組み合わせて用いてもよい。

【0377】図28では、バッファ酸化の前処理も気相雰囲気での処理とし、バッファ酸化以降まで連続的に行っているが、この前処理は、別の装置で、例えばwet処理で行ってもよい。

【0378】各容器間での基板の搬送は、真空中あるいは窒素やアルゴンなど不活性ガス雰囲気中で行う。

【0379】酸化前処理室および酸化膜除去室内での工程には気相雰囲気でのdry処理を用いているが、これら以外の工程く例えば、バッファ酸化工程や酸化膜除去後のゲート酸化工程）に水分の混入などの影響がないような工夫ができれば、例えばフッ酸処理のような薬液を用いるwet処理あるいはCMP（ケミカル・メカニカル・ポリッシング）処理をこれらの工程に用いてもよい。

【0380】図28（a）は、本発明による半導体製造装置の基本構成である。本発明によるバッファ酸化と酸化膜除去とを、半導体装置を少なくとも外気に晒さずに連続的に行えば、平坦性の高い半導体表面を外気に晒さずに、後工程の処理を続行することが可能となり、半導体表面の汚染による絶縁膜の絶縁破壊耐性劣化や配線層と半導体表面とのコンタクト不良など、電気的特性の劣化を防止できる。

【0381】図28（b）は、本発明をゲート酸化膜形成工程に適用した半導体製造装置の例である。各処理容器には、例えば図16のように、各処理に必要なガス配管、加熱装置、活性種発生装置などが適宜接続されている。なお、図16中の不要な配管を除いても良い。

【0382】例えば、素子分離された半導体基板を酸化

前処理室に設置し、図26（e）に示すように、例えば光励起塩素ラジカル雰囲気および／或いは無水フッ化水素蒸気雰囲気を用いて基板表面を洗浄する。

【0383】例えば、流量概ね800 sccmの酸素ガス流に対して、放電周波数2.45GHz、出力200Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度900℃に加熱したシリコン基板を例えば30分間晒した。雰囲気圧力は例えば例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば10nmであった。

【0384】次に、基板をバッファ酸化室に搬送し、図26（f）に示すように、先に述べた酸素活性種を用いた酸化により、酸化膜を形成し、平坦な酸化膜／基板界面を形成する。

【0385】次に、基板を酸化膜除去室に搬送し、図26（g）に示すように、例えば無水フッ化水素蒸気雰囲気を用いて、バッファ酸化により形成された酸化膜を除去し、平坦な基板表面を露出させる。

【0386】基板を、窒素希釈の7%無水フッ化水素蒸気雰囲気に、例えば1分間晒す。酸化膜のエッチングを促進するために、基板を概ね100℃に加熱することが好ましい。酸化膜除去後、基板表面に残留するF原子を除くため、好ましくは、例えば200℃の減圧雰囲気中に、基板を例えば10分間保持する。

【0387】次に、基板をゲート酸化室に搬送し、図26（h）に示すように、平坦化された基板表面を酸化してゲート酸化を行う。ゲート酸化には、例えば、酸素ラジカルを用いた。流量概ね800 sccmの酸素ガス流に対して、周波数2.45GHz、出力200Wのマイクロ波プラズマを立て、このダウンフロー雰囲気中に、例えば温度900℃に加熱したシリコン基板を例えば1分間晒して行った。雰囲気圧力は例えば例えば5 Torrとし、形成されたシリコン酸化膜の厚さは例えば3nmであった。なお、ゲート酸化の代わりに例えば窒化やオキシナイトライド化を行い、酸化膜やオキシナイトライド膜など、他の材質のゲート絶縁膜も形成してもよい。

【0388】次に、基板をゲート電極層堆積室に搬送し、例えばシランを用いて低圧CVD法により砒素をドーパしたポリシリコン膜を基板全面に堆積させる。ゲート電極層堆積工程は、ゲート酸化後に連続的に行うことが好ましいが、バッファ酸化－酸化膜除去－ゲート酸化までとは別の装置で行ってもよい。

【0389】最後に、ゲート酸化膜およびポリシリコン膜が形成された基板をゲート電極層堆積室から取り出し、例えばこれらの膜の選択的エッチングなど次工程を行う装置に基板を持って行く。

【0390】図28（c）は、本発明を絶縁膜堆積工程に適用した半導体製造装置の例である。各処理容器には、例えば図16のように、各処理に必要なガス配管、

加熱装置、活性種発生装置などが適直接続されている。

【0391】例えば、選択的に反応性イオンエッチングされた半導体基板を酸化前処理室に設置し、図25

(a)～図25(c)に示すように、図28(b)と同様に、酸化前処理室での前処理、バッファ酸化室での酸化処理、および酸化膜除去室での酸化膜除去を順次行い、素子分離用のトレンチ溝内壁を平坦化する。

【0392】次に、基板を絶縁膜堆積室に搬送し、図25(d)に示すように、液相CVDなどのCVD法を用いて絶縁膜を堆積させ、トレンチ溝を埋め込む。

【0393】例えば0.5 μ m、深さ0.4 μ mの素子分離用の溝の内壁及び底面を、ラジカル酸化をバッファ酸化に用いて平坦化し、この溝に対して、例えばTEOS(Si(OC₂H₅)₄)を用いたCVD法により、シリコン酸化膜を埋め込んだ。例えば、TEOSの流量は500sccm、圧力は概ね1Torrとし、700℃に加熱した基板を例えば、30分間晒して、溝をシリコン酸化膜で埋め込んだ。

【0394】最後に、絶縁膜が形成された基板を取り出し、例えば、フッ酸やCMP法などで素子領域上の膜を除去する次工程を行う。なお、次工程を行う容器を図28(c)に接続し、基板を外気に晒さずに、次工程を絶縁膜堆積から連続的に行ってよい。また、絶縁膜堆積室内で次工程を行ってもよい。

【0395】図28(d)は、本発明を配線層と半導体層とのコンタクト形成工程に適用した半導体製造装置の例である。各処理容器には、例えば図16のように、各処理に必要なガス配管、加熱装置、活性種発生装置などが適直接続されている。

【0396】例えば、絶縁膜にコンタクトホールが開口された半導体基板を酸化前処理室に設置し、図23(a1)～図23(c1)に示すように、図28(b)と同様に、酸化前処理室での前処理、バッファ酸化室での酸化処理、および酸化膜除去室での酸化膜除去を順次行い、コンタクトホール底面のシリコン表面を平坦化する。コンタクトホールの幅は例えば0.3 μ m、深さは例えば500nmとした。

【0397】次に、基板を導電膜形成室に搬送し、図23(d1)に示すように、例えばマグネトロンスパッタリング法によって、平坦化されたシリコン表面を含む基板全面に例えば厚さ200nmのAl層を形成する。

【0398】最後に、導電膜が形成された基板を取り出し、例えば、Al層の選択的エッチング工程を行う。なお、この工程を導電膜形成に引き続いて連続的に行うため、次工程に用いる容器を導電膜形成室に接続してもよい。

【0399】図28(e)は、本発明を配線層と半導体層とのコンタクト形成工程に適用した半導体製造装置の例である。図28(d)と同様に、酸化前処理室での前処理、バッファ酸化までの酸化処理、および酸化膜除去

室での酸化膜除去を順次行い、コンタクトホール底面のシリコン表面を平坦化する。

【0400】次に、基板を金属シリサイド形成室に搬送し、平坦化されたコンタクトホール底面のシリコン表面に金属シリサイド層を形成する。シリサイド層は、例えば、厚さ20nmのチタン層をマグネトロンスパッタ法によって基板上に堆積し、続いて、例えば700℃、30秒の熱処理を行って形成した。

【0401】最後に、金属シリサイド層が形成された基板を取り出し、例えば、基板全面にAl層を形成する。なお、このような次工程を金属シリサイド形成に引き続いて連続的に行うため、次工程に用いる容器を金属シリサイド形成室に接続してもよい。

【0402】図28(f)は、本発明を表面の凹凸が大きい半導体表面の平坦化工程に適用した半導体製造装置の例である。各処理容器には、例えば図16のように、各処理に必要なガス配管、加熱装置、活性種発生装置などが適直接続されている。

【0403】例えば、図22(a)に示すような素子分離された半導体基板を、前処理後、バッファ酸化室

(1)に設置し、図22(b)に示すように、半導体表面に1回目の酸化を行う。より好ましくは、1回目のバッファ酸化の前処理は本バッファ酸化と連続的に行う。1回目のバッファ酸化は、酸素活性種を用いた酸化のみならず、乾燥酸化、水蒸気雰囲気でのwet酸化、塩酸雰囲気での酸化、オゾンあるいは過酸化水素を含む液相での酸化など、従来法による酸化でもよい。

【0404】次に、基板を酸化膜除去室(1)に搬送し、図28(c)に示すように、例えば無水フッ化水素蒸気雰囲気中で酸化膜を除去する。1回目のバッファ酸化により、平坦性がある程度高まった半導体表面が形成される。

【0405】次に、基板をバッファ酸化室(2)に搬送し、図22(d)に示すように、2回目のバッファ酸化を行う。酸化膜除去後の半導体表面の平坦性を高めるため、この2回目のバッファ酸化には酸素活性種を用いることが好ましい。

【0406】次に、基板を酸化膜除去室(2)に搬送し、酸化膜を除去すると、図22(e)に示すように、ラフネスがさらに改善された半導体表面が得られる。

【0407】次に、基板を酸化膜除去室(2)から取り出し、例えば絶縁膜堆積工程のような後工程を行う。あるいは、後工程を行う容器を酸化膜除去室(2)に接続し、基板を少なくとも外気に晒さずに連続的に、平坦化された半導体表面に対する、例えば絶縁膜体積工程のような後工程を行う。

【0408】バッファ酸化－酸化膜除去－後工程を、半導体装置を少なくとも外気に晒さずに連続的に行う半導体製造装置は、バッファ酸化により形成された酸化膜の除去を行う際に、酸化膜のエッチング作用を有する、F

原子、C l 原子、B r 原子、I 原子の中の 1 種以上を有する分子あるいは活性種を含む気相雰囲気を用いることが好ましい。

【0409】また、上記の種々の酸素ラジカル酸化では、例えば酸化温度、ガス流量、雰囲気圧力、励起光強度、励起光波長、処理時間、プラズマ放電出力などのプロセス条件が異なっても、平坦性が従来より改善された半導体/バッファ酸化膜界面を得ることができる。

【0410】また、バッファ酸化膜の剥離の際、例えば剥離方法、エッチング種の種類や濃度、エッチング時間などが異なっても、平坦性が従来より高い基板表面及び穴や溝の内面（底面や側壁）を得ることができる。

【0411】上記のように、酸素ラジカル酸化では、従来の熱酸化よりも下地の半導体との界面が平坦なバッファ酸化膜が低温で形成できるので、高温処理による変形や変質が抑制される。従って、上述したようなゲート酸化、素子分離用トレンチ埋め込み、コンタクトホール埋め込み等に対する前処理の他に、半導体が露出した表面或いは穴や溝の内面の平坦化処理に幅広く用いることができる。例えば、トレンチキャパシタ用の穴の底面や側壁の平坦化処理等にも適用することができる。

【0412】なお、酸素ラジカル酸化によるバッファ酸化膜形成処理の対象となる半導体としては、シリコン基板の他、GaAs 基板や InP 基板を用いることも可能である。また、Si、GaAs、InP などの半導体の多結晶層やアモルファス層或いはエピタキシャル成長層などに対しても適用可能である。

【0413】上記の各実施形態では、バッファ酸化によって形成された酸化膜の除去方法としてフッ酸やフッ化アンモニウム水溶液を挙げているが、これら以外の方法として、気相雰囲気で酸化膜を除去することが可能である。

【0414】酸化膜の除去工程に気相雰囲気を用い、かつバッファ酸化工程および酸化膜除去後のゲート酸化工程を気相雰囲気で行えば、半導体装置を少なくとも外気に晒さずに連続的に、バッファ酸化→酸化膜除去→ゲート酸化工程（或いは、窒化工程、絶縁膜堆積工程、導電膜堆積工程、金属と半導体との化合物形成工程）を、同一の半導体製造装置内で行うことが可能となる。このため、半導体表面の汚染による絶縁膜の絶縁破壊耐性劣化や配線層と半導体表面とのコンタクト不良など、電気的特性の劣化を防止できるので、半導体装置の性能や歩留まりの向上するとともに、半導体装置製造のスループット向上および省力化に対して極めて有効である。

【0415】バッファ酸化により形成された酸化膜の除去を行う気相雰囲気は、酸化膜のエッチング作用を有する、F 原子、C l 原子、B r 原子、I 原子の中の 1 種以上を有する分子あるいは活性種を含むことが好ましい。例えば、無水フッ化水素の窒素希釈雰囲気（HF/N₂ ～ 7%）を用いると、層厚約 100 nm までの酸化膜な

ら 1 分間で除去できる。

【0416】気相雰囲気での酸化膜の除去は、例えば、図 16 に示す装置を用いて行えば良い。すなわち、上記の実施形態に示した方法により、図 16 に示す装置の構成の一部を用いてバッファ酸化を行った後、基板 101 を、窒素希釈の 7% 無水フッ化水素蒸気雰囲気中に、1 分間晒す。フッ化水素は、マスフローコントローラ 222、バルブ 223₂、223₁₅、223₁₈、223₁₉、及び 217₅ を経由して導入し、窒素は、マスフローコントローラ 222₁ 及びバルブ 223₁ を経由してフッ化水素と合流させる。この際、基板の温度を概ね 100℃にすると、酸化膜のエッチングが促進される。好ましくは、酸化膜除去後、基板表面に残留する F 原子を除くため、減圧雰囲気で基板を概ね 200℃に加熱する。

【0417】気相での酸化膜除去には、無水フッ化水素蒸気以外にも、例えば、紫外線励起の F₂/H₂ ガス、HF/CH₃COペーパー、CDE（化学的ドライエッチング）、RIE（反応性イオンエッチング）、水素ラジカル雰囲気プラズマによるスパッタリングなどを用いてもよい。

【0418】気相雰囲気での基板処理方法として、前記の酸化膜除去方法と、例えば金属汚染や有機汚染の除去を主目的とする次の方法とを組み合わせてもよい。例えば、紫外線励起 Cl₂、ClF₃ 蒸気、HFAC（1, 1, 1, 5, 5, 5-ヘキサフルオロ-2, 4-ペンタンジオン）蒸気、TFAA（三フッ化酢酸）蒸気、水素ラジカル+アンモニア+ヘキサメチルジシラザン（NH[Si(CH₃)₃]₂）雰囲気、水素ラジカル雰囲気などを、前記の酸化膜除去方法の前または後に行う。

【0419】基板の気相雰囲気処理に用いるガスをプラズマ放電などによって励起する場合には、ガスをバルブ 223₁₆、223₁₇ 経由とし、電極 202 や励起光源 203 を用いる。また、処理の必要に応じて基板を加熱してもよい。

【0420】また、上記の実施形態における半導体表面の平坦化に用いる半導体製造方法および製造装置では、平坦性を高めるため、酸化に好ましい活性種 O（¹D）を主成分とする雰囲気をバッファ酸化に用いることが好ましい。

【0421】（第 11 の実施形態）本実施形態では、第 3 の実施形態で形成された酸化膜について、ゲート電極から酸化膜を経由して基板にホウ素が突き抜けるのを防止するため、酸化表面に窒素原子を導入した例を述べる。ここで、ホウ素は、ゲート電極用ポリシリコン膜のドーパントとして用いられるものである。

【0422】例えば、図 8（a）のように、素子分離されたシリコン基板表面を酸素ラジカルで酸化し、図 8（b）のように、シリコン酸化膜 103 を形成した。

【0423】酸素ラジカルは、例えば、放電周波数 2.

45 GHz、放電出力200Wのマイクロ波放電を低圧の酸素ガスに印加して形成した。このダウンフロー雰囲気中にシリコン基板を晒し、酸素ラジカルO(³P)による酸化を行った。酸素流量は例えば、800 sccm、雰囲気圧力は例えば5 Torrとした。例えば温度900℃、酸化時間5分で、例えば厚さ6 nmのシリコン酸化膜を形成した。

【0424】酸化膜形成直後、導入ガスを酸素ガスから窒素ガスに切り替え、窒素ラジカル雰囲気を用いて、シリコン酸化膜表面への窒素原子導入を行った。例えば、放電周波数2. 45 GHz、放電出力100Wのマイクロ波放電を流量800 sccm窒素ガスに印加し、窒素ガスプラズマのダウンフロー雰囲気中にシリコン基板を晒した。圧力は例えば5 Torrであった。基板温度は例えば温度900℃、処理時間は例えば30分とした。この表面窒化処理後、酸化表面をX線光電子分光法(XPS)で調べると、酸化膜の表面近傍に概ね1%のN原子が導入されていた。

【0425】参考資料として、従来の乾燥酸化を用いた酸化膜の、別の基板表面に形成した。例えば、201/分、900℃の乾燥酸素雰囲気に、シリコン基板を例えば10分間晒し、例えば厚さ6 nmのシリコン酸化膜を形成する次に、これらの基板の全面に、ホウ素をドーパしたポリシリコン層を、例えばジシラン及びジボランを原料とする低圧CVD法を用いて、例えば、温度450℃中で堆積した、ポリシリコンの厚さは、概ね200 nm、ホウ素濃度は概ね 3×10^{20} atoms/cm³であった。

【0426】この後、MOSトランジスタ形成用とホウ素突き抜け検討用とに基板を分けた、MOSトランジスタ形成用基板には、ポリシリコン層のアニール用として、例えば、窒素ガス中で900℃、30秒の熱処理を行った。この後、図27(i)～図27(k)に示すように、第9の実施形態と同様に、MOSトランジスタを形成した。

【0427】ホウ素突き抜け検討用基板には、突き抜け量を多くして観測しやすくするため、ポリシリコン層のアニール処理お強い条件とした。例えば、窒素ガス中で、1000℃、90分の熱処理を行った。この熱処理後、ポリシリコン層を化学的ドライエッチング法(CDE)を用いて除去し、熱処理によって酸化膜を通過して、基板に突き抜けたホウ素の量を、二次イオン質量分析法(SIMS)を用いて調べた。

【0428】図29は、ゲート電極から酸化膜を透過して基板に突き抜けたホウ素の方向分布を、種々の酸化膜に対して、SIMSを用いて調べた結果である。図29は、酸素ラジカルを用いて形成したシリコン酸化膜の表面に窒素ラジカル導入した絶縁膜であり、図30は、従来の熱酸化膜である図29及び図30はいずれも、ポリシリコン形成後、1000℃、90分のアニール処理を

行った後であり、図31では、アニール処理しない場合である。表面近傍に窒素原子を導入したラジカル酸化膜では、図29に示すように、基板内のホウ素濃度が、アニール前の図31とほぼ同等であり、ホウ素の突き抜けが抑制されていることを示している。一方、従来の熱酸化膜では、アニール前の図31に対して、図29に示すように、アニール処理によって、基板内のホウ素濃度が高くなっており、ホウ素が大量に突き抜けたことを示している。なお、一方、従来の熱酸化膜では、アニールの前の図31に対し、図30に示すように、アニール処理によって基板内のホウ素濃度が高くなっており、ホウ素が酸化膜を大量に突き抜けたことを示している。なお、表面近傍に窒素原子を導入しないラジカル酸化膜の突き抜け濃度は、図29と図30の間であった。

【0429】一方、これらの酸化膜をゲート酸化膜に用いて形成したMOSトランジスタを調べたところ、窒素原子を導入したラジカル酸化膜では、従来の熱酸化膜に対し、ホウ素突き抜け耐性の向上を反映して、しきい値電圧が安定化した。

【0430】また、半導体装置を形成する基板は、酸化を1原子層ずつ(layer-by-layer)進行させ、原子レベルで平坦な酸化膜/半導体基板界面を得るため、基板の結晶方位のオフセット角が0°に近く(例えば基板表面とSi(100)面とが平行)、また基板表面の平坦性が高いものが好ましい。

【0431】本実施形態における半導体の酸化や酸化膜除去や窒化に用いる活性種は、プラズマ放電や励起光や触媒によって原料ガスを分解した雰囲気中の活性種をそのまま用いるだけでなく、この活性種と他の原料ガス、あるいは他の化学種とを反応させ、生成する活性種を用いてもよい。

【0432】本発明は、上記の発明の実施の形態に限定されるものではなく、本発明の要旨を変更しない範囲で種々変形して実施できるのは勿論である。

【0433】

【発明の効果】本発明によれば次のような効果が得られる。

【0434】(1) 酸化ガス源として、一重項状態の酸素ラジカルを主成分とするものをシリコン層に供給しているので、酸化が効率よく進行し、従来より低温でのシリコン酸化膜の形成が可能となるとともに、シリコン酸化膜中の格子欠陥などのトラップサイトが解消されて緻密な膜質となり、シリコン層とシリコン酸化膜との界面が平坦化され、シリコン酸化膜の電氣的信頼性を向上することができる。

【0435】(2) 酸素活性種を含む雰囲気で半導体の表面を酸化してバッファ酸化膜を形成することにより、半導体とバッファ酸化膜との界面を極めて平坦化することができ、バッファ酸化膜を除去した後の半導体の表面も平坦化される。したがって、バッファ酸化膜を除

去した後に露出した半導体の表面に絶縁層や導電層を形成した場合、両者の界面も極めて平坦化され、信頼性や特性に優れた半導体装置を作製することができる。

【0 4 3 6】(3) 酸素活性種を含む雰囲気以最適な温度による半導体基板の酸化を行うことができるので、(2)と同様の効果が得られる。

【0 4 3 7】(4) 一連の工程を外気に晒さないで行うことができるので、半導体表面の汚染による絶縁膜の絶縁破壊耐性劣化や配線層と半導体表面とのコンタクト不良など、電気的特性の劣化防止による、半導体装置の性能や歩留まりの向上とともに、半導体装置製造のスループット向上および省力化に対して極めて有効である。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態に係わる E E P R O M のメモリセルの素子構造を示す断面図。

【図 2】 図 1 のメモリセルの製造方法を示す工程断面図。

【図 3】 図 1 のメモリセルの製造方法を示す工程断面図。

【図 4】 トンネル酸化膜の形成に用いる酸化装置を示す模式図。

【図 5】 酸化種の違いによるゲート酸化膜とシリコン基板との界面の平坦性の違いを示す。

【図 6】 酸化種の違いによりゲート酸化膜とシリコン基板との界面の平坦性が異なる理由を説明するための図。

【図 7】 $O(^1D)$ 酸化による酸化膜—下地基板界面の平坦化を示す図。

【図 8】 面方位の違いによる $O(^1D)$ の $Si-Si$ 結合の入り込みかたの違いを示す図。

【図 9】 酸素分子 O_2 から種々の酸素活性種を形成するために必要なエネルギーを示す図。

【図 1 0】 酸素原子の基底状態 $O(^3P)$ を励起するために必要なエネルギーを示す図。

【図 1 1】 励起状態の酸素分子 $O_2(a^1\Delta_g)$ を励起するために必要なエネルギーを示す図。

【図 1 2】 励起状態の酸素分子 $O_2(b^1\Sigma_g^+)$ を励起するために必要なエネルギーを示す図。

【図 1 3】 本発明の第 2 の実施形態に係わる E E P R O M のメモリセルの製造方法を示す工程断面図。

【図 1 4】 酸化種の違いによる酸化膜形成速度の違いを示す図。

【図 1 5】 酸化種の違いによる酸化膜の絶縁破壊耐性の違いを示す図。

【図 1 6】 本発明の第 3 の実施形態に係る半導体製造装置の概略構成を示す図。

【図 1 7】 本発明の第 4 の実施形態に係わる E E P R O M のメモリセルの製造方法を示す工程断面図。

【図 1 8】 本発明の第 5 の実施形態と従来技術を対比して示した図。

【図 1 9】 本発明の第 6 の実施形態と従来技術を対比して示した図。

【図 2 0】 シリコン酸化膜／シリコン基板界面ラフネスの酸化膜厚依存性を示す図。

【図 2 1】 酸化膜厚の酸化時間依存性を示す図。

【図 2 2】 本発明の第 7 の実施形態に係る製造工程の一部を示した工程断面図。

【図 2 3】 本発明の第 8 の実施形態をと従来技術を対比して示した図。

【図 2 4】 本発明の第 9 の実施形態の工程によって作製される半導体装置の概略を示した断面図。

【図 2 5】 本発明の第 9 の実施形態に係る製造工程の一部を示した工程断面図。

【図 2 6】 本発明の第 9 の実施形態に係る製造工程の一部を示した工程断面図。

【図 2 7】 本発明の第 9 の実施形態に係る製造工程の一部を示した工程断面図。

【図 2 8】 本発明の第 1 0 の実施形態に係る半導体製造装置の概略形態を示す図。

【図 2 9】 酸化膜の種類によるゲート電極から基板への硼素突き抜け量の相違を示す図。

【図 3 0】 酸化膜の種類によるゲート電極から基板への硼素突き抜け量の相違を示す図。

【図 3 1】 酸化膜の種類によるゲート電極から基板への硼素突き抜け量の相違を示す図。

【図 3 2】 酸化種の違いによる酸化速度の違いを示す図。

【図 3 3】 酸化種の違いによるゲート電圧シフト ΔV の違いを示す図。

【図 3 4】 酸化種の違いによる Q_{bd} の違いを示す図。

【図 3 5】 酸化種の違いによるシリコン基板上に形成したシリコン酸化膜の基板側界面における電子移動度の違いを示す図。

【図 3 6】 酸化種の違いによるシリコン基板とシリコン酸化膜との界面の平坦性の違いを示す図。

【図 3 7】 酸化種の違いによりシリコン酸化膜とシリコン基板との界面の平坦性が異なる理由を説明するための図。

【符号の説明】

1 0 1 … p 型シリコン基板

1 0 2 …シリコン酸化膜

1 0 3 1 …トンネル酸化膜

1 0 3 2 …ゲート電極間絶縁膜

1 0 4 1 …フローティングゲート電極

1 0 4 2 …コントロールゲート電極

1 0 5 …ソース領域

1 0 6 …ドレイン領域

1 0 7 …シリコン酸化膜

1 0 8 …ソース電極

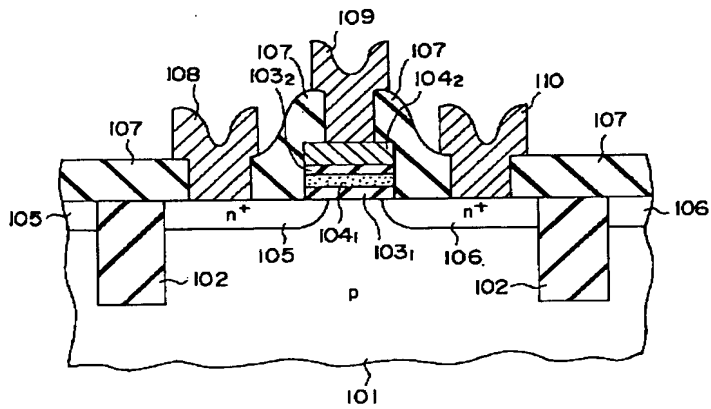
61

62

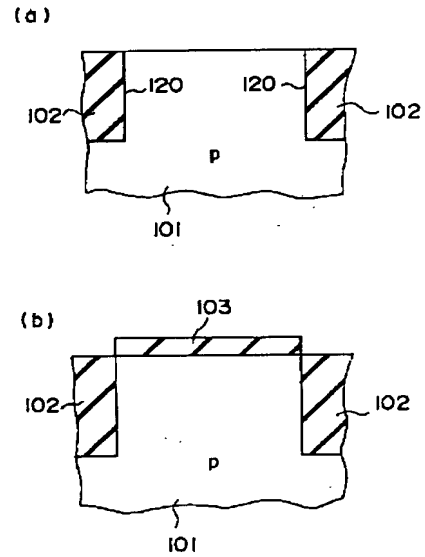
109...ゲート電極配線

110...ドレイン電極

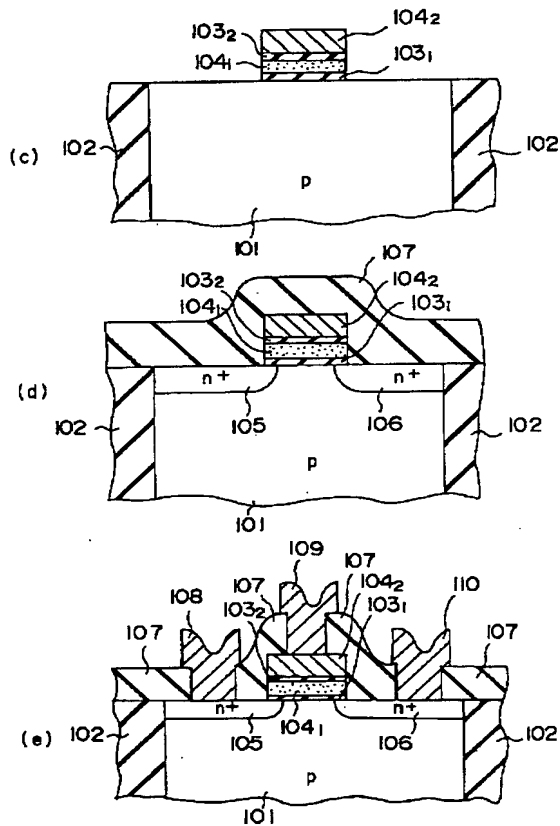
【図1】



【図2】

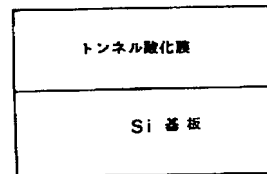
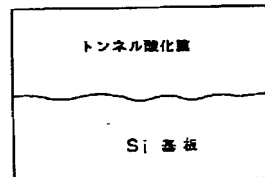


【図3】

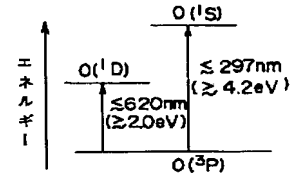
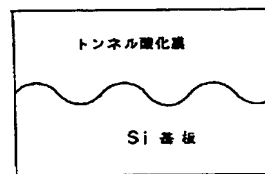


【図5】

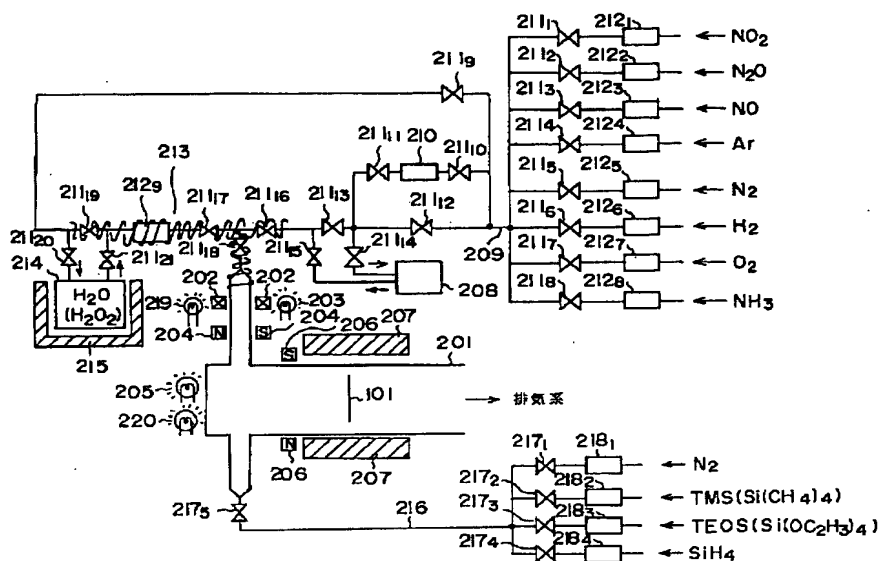
【図10】

(a) O(¹D)酸化(b) O(³P)酸化

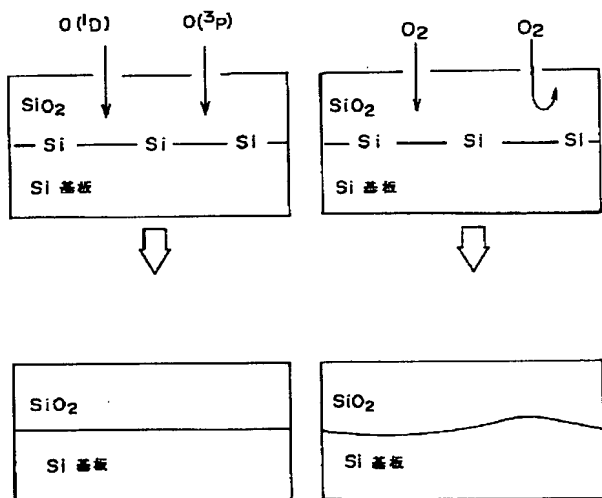
(c) 乾熱酸素酸化



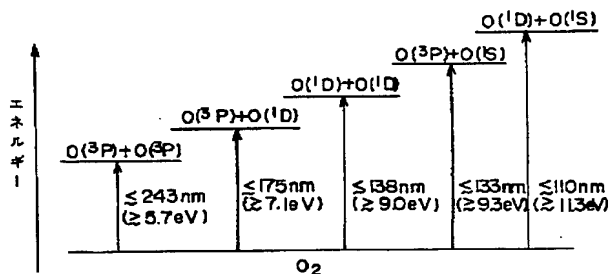
【図 4】



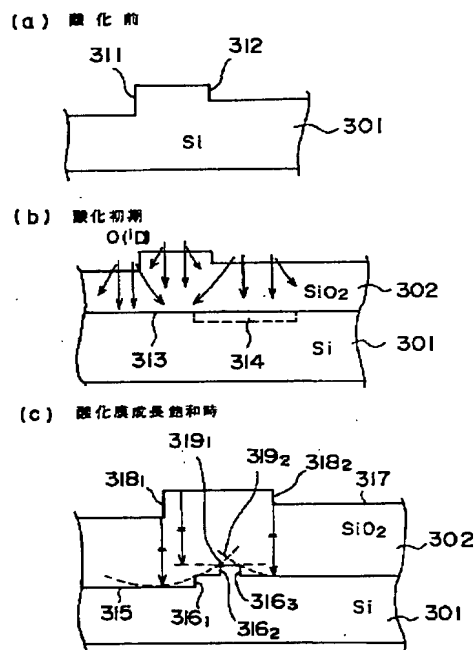
【図 6】



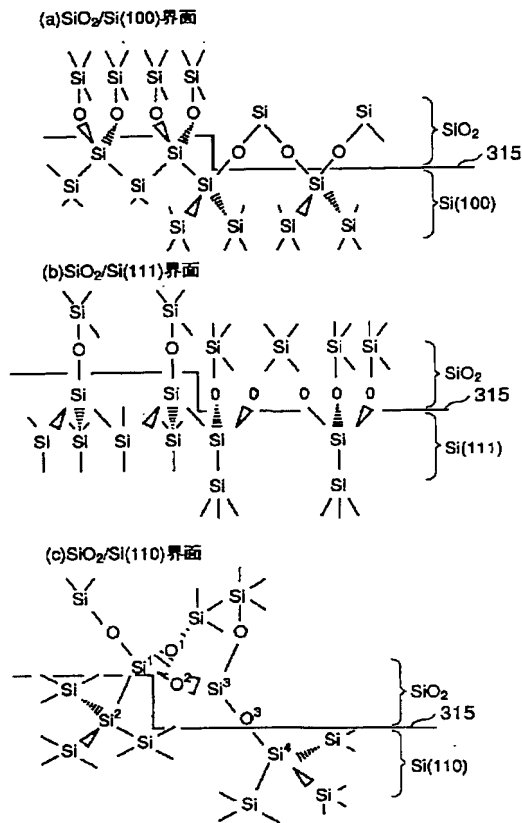
【図 9】



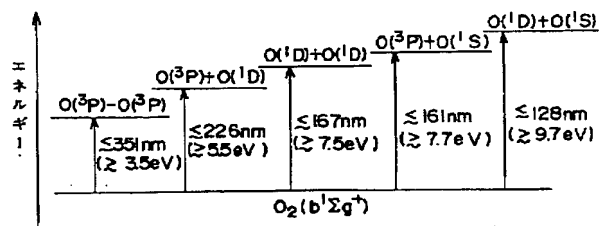
【図 7】



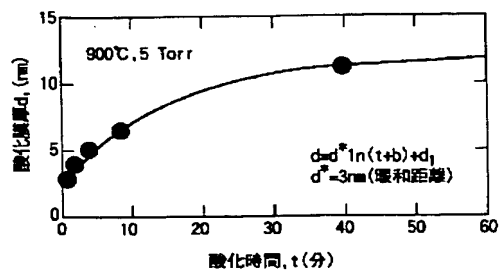
【図 8】



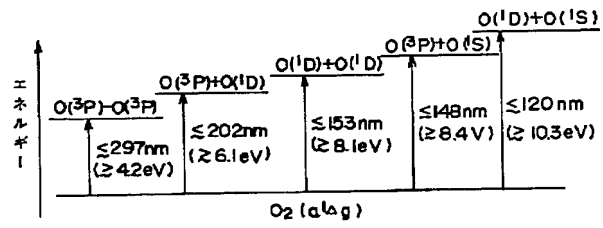
【図 12】



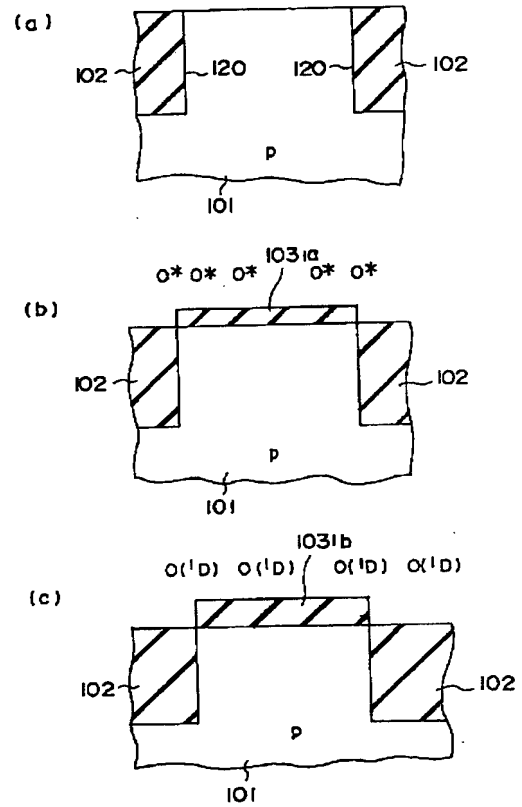
【図 21】



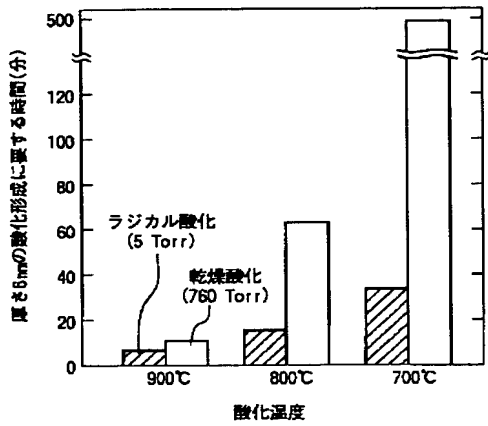
【図 11】



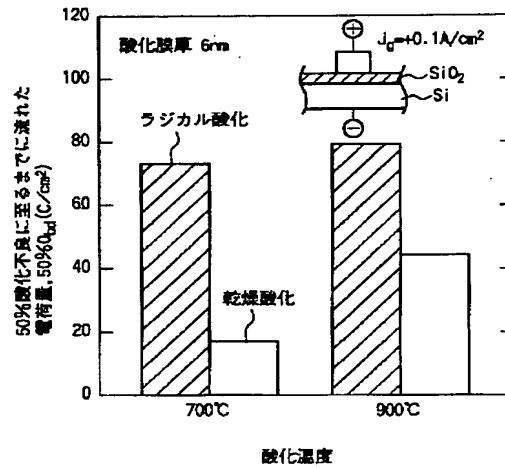
【図 13】



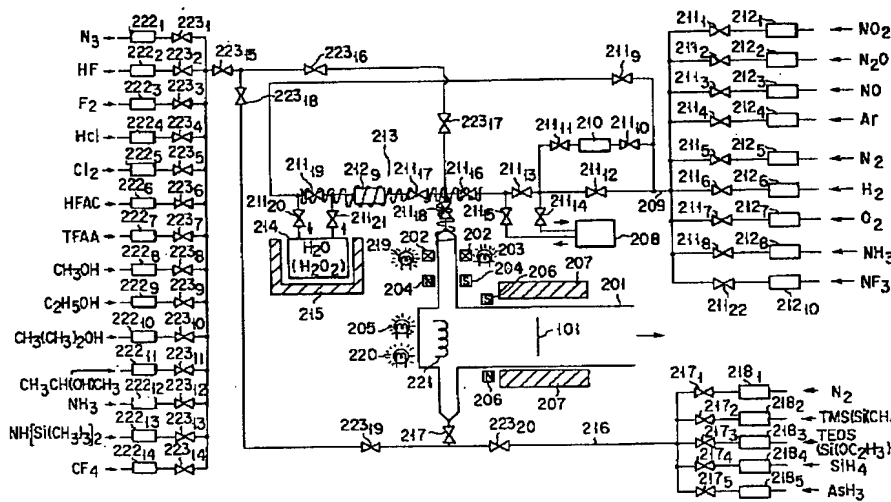
【図 14】



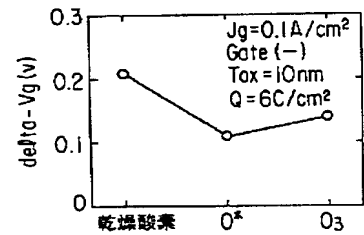
【図 15】



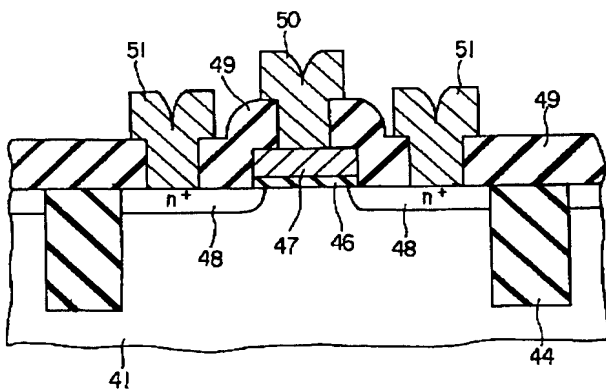
【図 16】



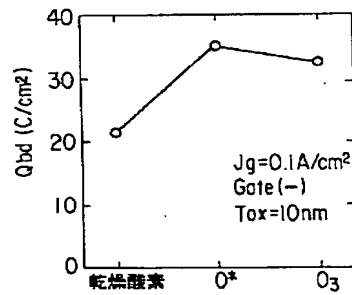
【図 33】



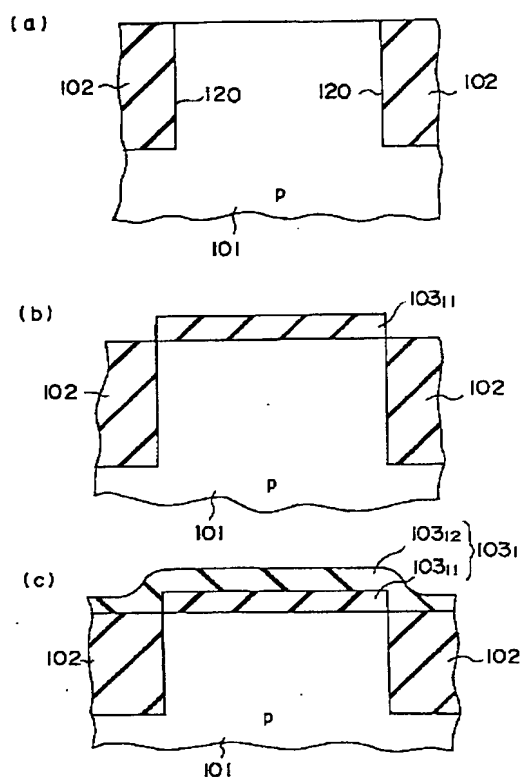
【図 24】



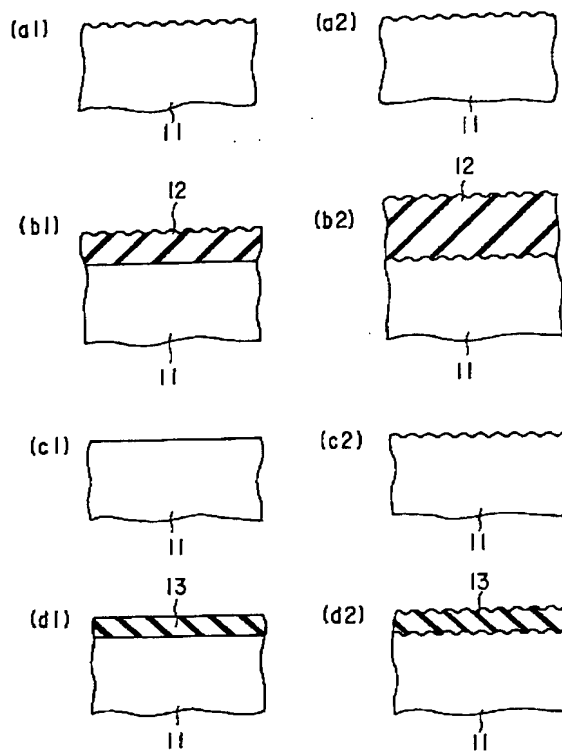
【図 34】



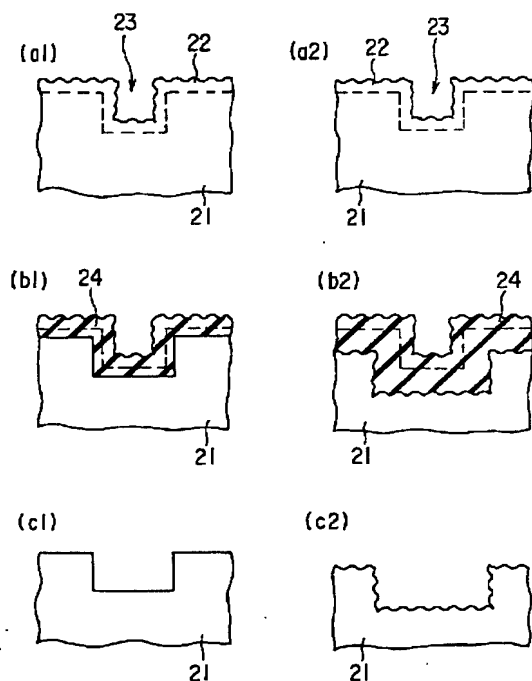
【図17】



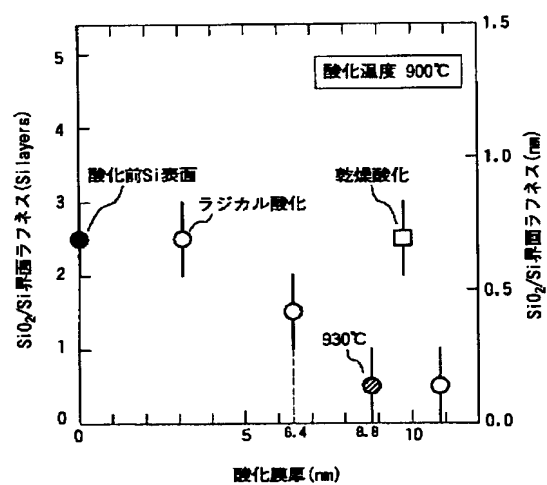
【図18】



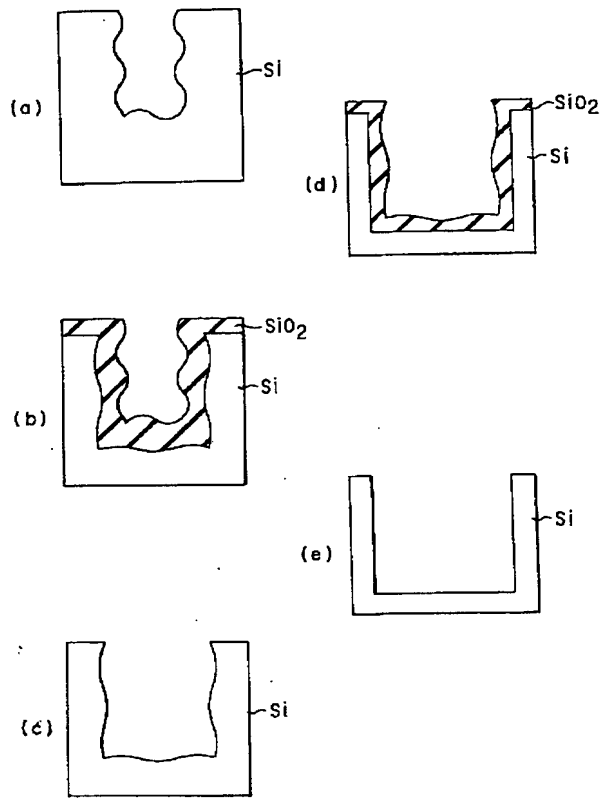
【図19】



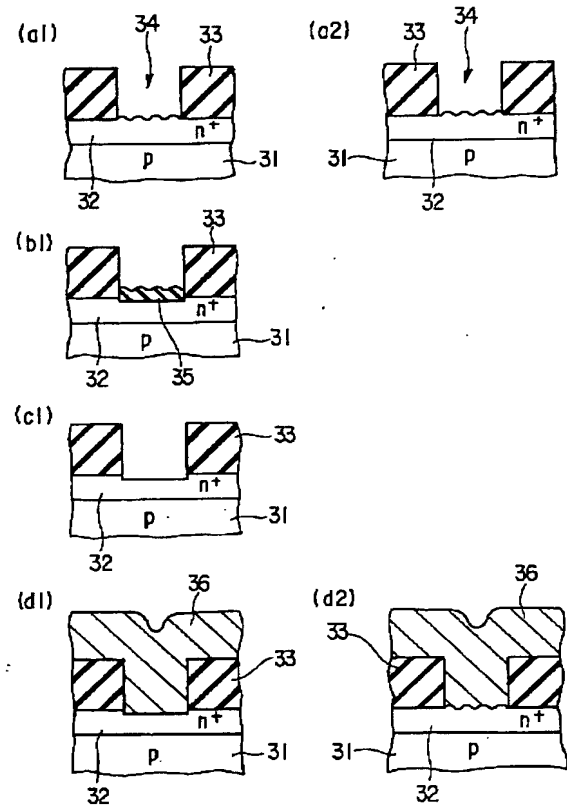
【図20】



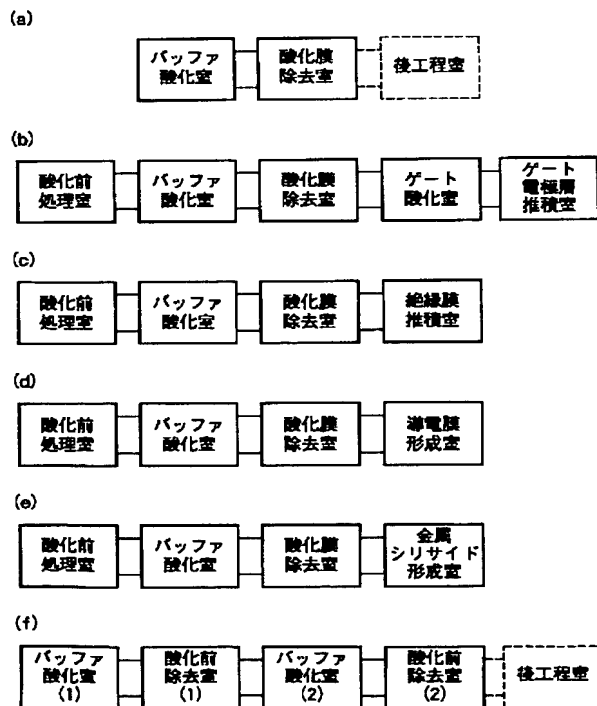
【図 2 2】



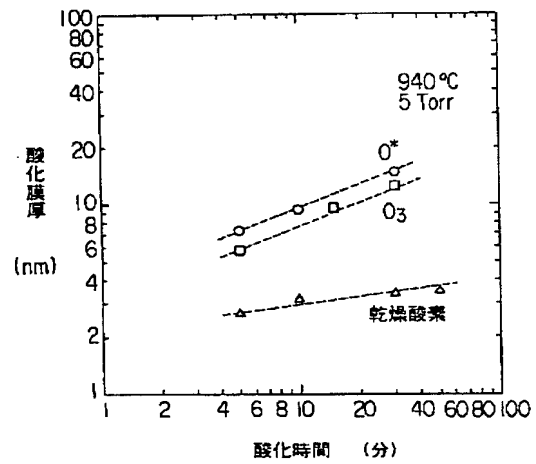
【図 2 3】



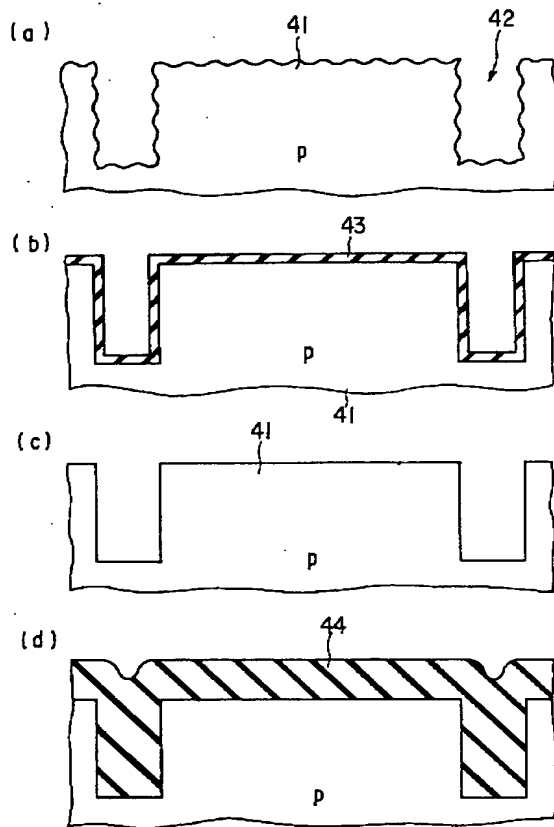
【図 2 8】



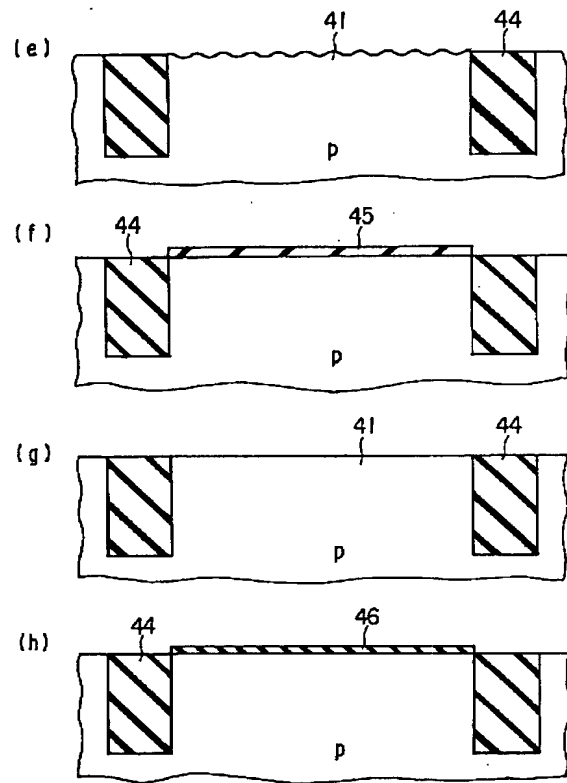
【図 3 2】



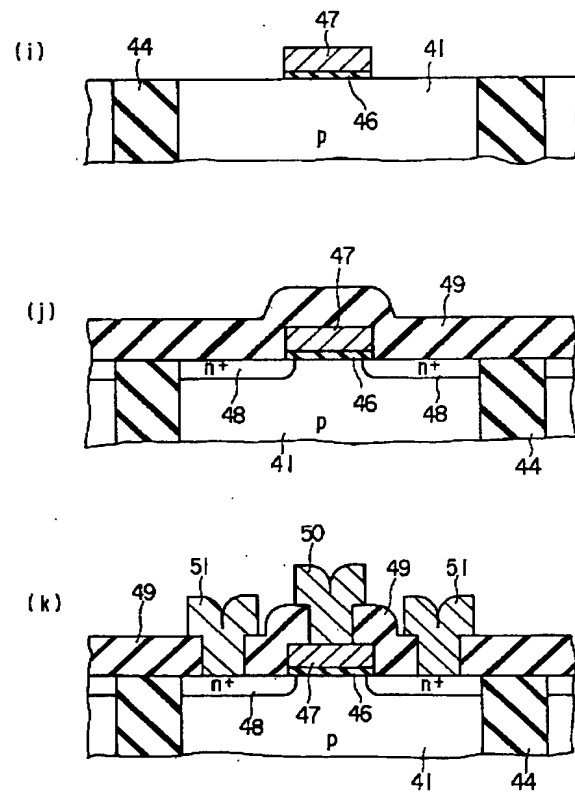
【図 2 5】



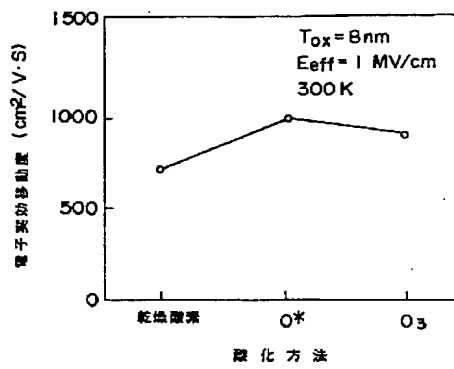
【図 2 6】



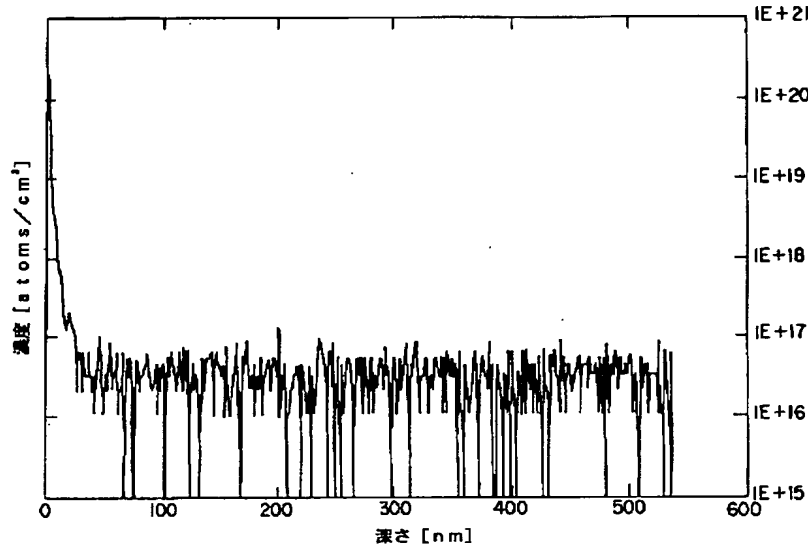
【図 2 7】



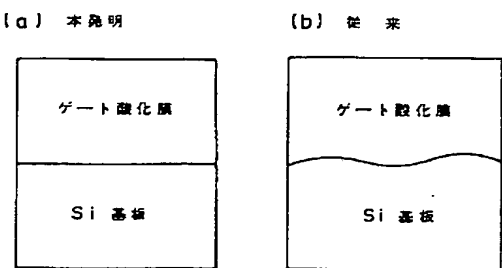
【図 3 6】



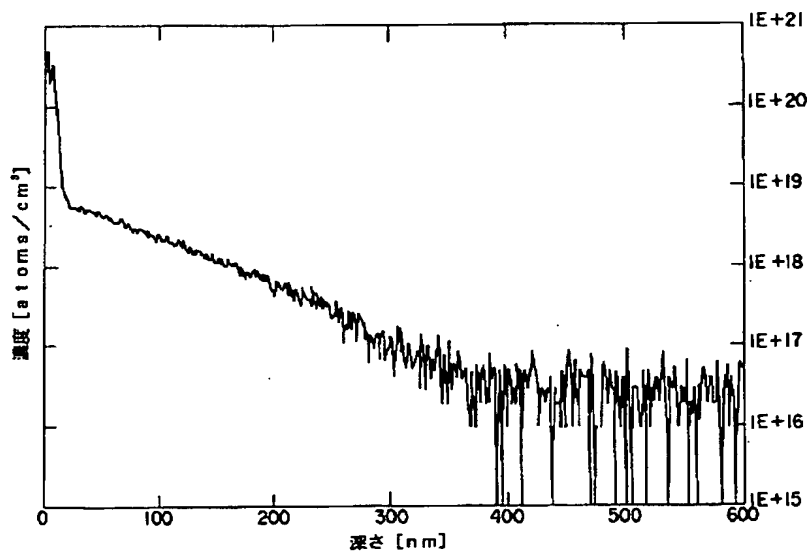
【図 29】



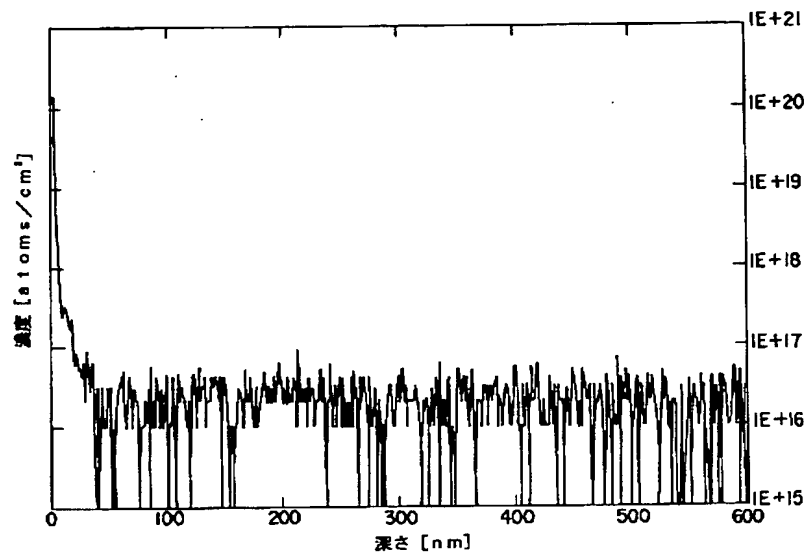
【図 37】



【図 30】



【図 31】



【図 35】

